

Rapport d'activité annuel
du
Groupement de Recherche en
System On Chip, Systèmes embarqués et Objets Connectés
(SoC²)

GdR - 2995

<http://www.gdr-soc.cnrs.fr/>

Directeur : Ian O'CONNOR
PRCE : Ecole Centrale de Lyon – INL
ian.oconnor@ec-lyon.fr
Tél : 04 72 18 60 54 ; Fax : 04 78 43 35 93

Directrice adjointe : Cristell MANEUX
PR1 : Université de Bordeaux - IMS
cristell.maneux@ims-bordeaux.fr
Tél : 05 40 00 28 58 ; Fax : 05 56 37 15 45

Directeur adjoint : Sébastien PILLEMENT
PR2 : Ecole Polytechnique de l'Université de Nantes - IETR
sebastien.pillement@univ-nantes.fr
Tél : 02 40 68 30 64 ; Fax : 02 40 68 32 33

Sous-Directeur : Patrick GIRARD
DR1 CNRS : LIRMM – CNRS
patrick.girard@lirmm.fr
Tél : 04 67 41 86 29 ; Fax : 04 67 41 85 00

Janvier 2019

Résumé analytique

L'année 2018, première année de la période quinquennale, a permis la consolidation de la restructuration du GdR, avec un périmètre scientifique élargi en tant que SoC². Le GdR SoC² compte 47 laboratoires avec un effectif de plus de 600 chercheurs et enseignant-chercheurs permanents.

La structuration thématique, alignée avec les défis de la SNR / H2020, s'organise selon 3 axes thématiques (Calcul embarqué haute performance, Frontières et interfaces cyberphysiques, Sécurité et intégrité des systèmes) et 3 axes transverses (Objets connectés, Technologies du futur, Méthodologies). De nouveaux animateurs ont rejoint le GdR SoC², et pour donner encore plus d'impulsion à ces axes d'animation, la direction a nommé une présidente du comité d'animation et a rédigé une fiche d'aide à l'organisation d'une journée thématique. Le bilan des actions d'animation est positif et est résumé en section 1.

L'équipe de direction a souhaité également poursuivre plusieurs chantiers (International, Club des partenaires, Classement des publications, Grand Colloque annuel, Communication) pour aider la communauté scientifique du GdR à se structurer et à se positionner dans un paysage scientifique et technologique concurrentiel tant à l'échelle nationale qu'à l'échelle européenne. Un résumé de ces actions est donné en section 2.

Enfin, un bilan financier est donné en section 3.

| | |
|--|-----------|
| RESUME ANALYTIQUE | 2 |
| 1. BILAN D'ANIMATION 2018 | 4 |
| 1.1. REUNIONS DU COMITE D'ANIMATION | 4 |
| 1.2. ACTIONS D'ANIMATION | 4 |
| 1.3. THEME DE L'ANNEE..... | 5 |
| 2. GOUVERNANCE ET PILOTAGE..... | 7 |
| 2.1. COLLOQUES 2018 ET 2019 | 7 |
| 2.2. CLUB DES PARTENAIRES..... | 8 |
| 2.3. INTERNATIONAL | 8 |
| 2.4. FICHE D'AIDE A L'ORGANISATION DES ACTIONS D'ANIMATION | 11 |
| 2.5. CLASSEMENT DES PUBLICATIONS..... | 11 |
| 3. BILAN FINANCIER 2018 | 12 |
| 4. ANNEXES | 13 |
| 4.1. COMPOSITION DES COMITES..... | 14 |
| A. COMITE D'ANIMATION | 14 |
| B. COMITE STRATEGIQUE..... | 16 |
| C. COMITE DE SUIVI..... | 16 |
| D. CLUB DES PARTENAIRES..... | 17 |
| 4.2. DETAIL DES MANIFESTATIONS ORGANISEES, PILOTEES OU SOUTENUES PAR LE GDR..... | 18 |
| 4.3. BILAN - THEME DE L'ANNEE 2017-2018 "NEAR SENSOR COMPUTING"..... | 27 |
| 4.4. FICHE D'AIDE A L'ORGANISATION D'UNE JOURNEE THEMATIQUE (FEVRIER 2018)..... | 28 |
| 4.5. CLASSEMENT DES REVUES ET DES CONFERENCES (JUN 2018) | 29 |
| 4.6. MEMBRES DU GDR | 30 |

1. Bilan d'animation 2018

1.1. Réunions du comité d'animation

| Date | Ordre du jour | Lieu |
|------------|---|--------------|
| 14/6/2018 | Budget 2018 ; Chantier Classement des publications ; Chantier International ; Chantier ANR ; Club des partenaires ; Communication ; Plan d'animation ; Thème de l'année 2019 ; Colloque 2019 ; Questions diverses | Paris (LIP6) |
| 24/09/2018 | Informations diverses ; Animation par axe : bilan juin-septembre 2018, prévision septembre-décembre 2018; Thème de l'Année ; Gestion financière ; Questions diverses | Visio |

1.2. Actions d'animation

Sur l'année 2018, le GdR a organisé 13 Journées Thématiques scientifiques et 1 barcamp de 2 jours, est intervenu dans la co-organisation de 2 séminaires thématiques (avec IEEE-CAS), a soutenu 2 écoles thématiques, et a organisé 1 colloque.

| Date | Animations | Organisateurs | Lieu |
|--------------|--|--|--|
| 26-27/3/2018 | Barcamp – La NVM dans tous ces états ! | GdR SoC ² Axes Calcul Embarqué Haute Performances, Technologies du Futur, Sécurité et Intégrité des Systèmes | Villa Clythia (CAES CNRS), Fréjus |
| 04/04/2018 | JT – Free Open Source Software (FOSS) for Free Hardware Design of SoC | GdR SoC ² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes | Paris (LIP6) |
| 11/04/2018 | JT IA et IoT : Capteurs Distribués en santé et Environnement | GDR SoC ² Axe Frontières et interfaces cyber physiques, Agence Régionale de Santé, GDR MADICS | Université de Toulon |
| 29/05/2018 | JT Injection de fautes : attaques physiques, protections logicielles et mécanismes d'évaluation de la robustesse | GdR SoC ² Axe Sécurité et Intégrité de systèmes GdR Sécurité Informatique | Paris (LIP6) |
| 7-8/06/2018 | JT Conception basée Modèles des Systèmes de Traitement du Signal et de l'Information (en marge de COWOMO) | GdR SoC ² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes | Rennes (INSA) |
| 13-15/6/2018 | 13 ^{ème} colloque national du GdR SoC ² | GdR SoC ² | Paris (LIP6) |
| 2-3/7/2018 | First French GNU Radio days | INSA Lyon-INRIA-CITI | Lyon (CITI) |
| 3-6/7/2018 | Compas 2018 | | Toulouse (IRIT) |
| 20/9/2018 | JT Sécurité des SoC complexes hétérogènes - du TEE au matériel | GdR SoC ² Axe Sécurité et Intégrité de systèmes GdR Sécurité Informatique | Paris (LIP6) |
| 2/10/2018 | Séminaire - Automotive Digital Twin: ADAS System verification | GdR SoC ² Axe Frontières et interfaces cyber physiques, IEEE-CAS | Paris (Telecom ParisTech) |
| 10/10/2018 | JT Optimisation des systèmes intégrés | GdR SoC ² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes GdR RO | Paris (LIP6) |
| 09/11/2018 | JT Vision et Camera Intelligentes | GdR SoC ² GT Thème de l'Année Near Sensor Computing GdR ISIS | Paris (Cité Internationale et Collège d'Espagne) |
| 13/11/2018 | JT Silicon Photonics | GdR SoC ² Axe Technologies du Futur | Lyon (ECL) |
| 16/11/2018 | JT Gestion des concurrences matérielles et du déterministe temporel dans les SoCs | GdR SoC ² Axe Calcul Embarqué haute performance et Axe Méthodologie | Toulouse (Jussieu) |

| | | | |
|------------|--|---|---|
| | | IRT St Exupery | |
| 4/12/2018 | JT 1 ^{ère} Rencontre inter GdR SoC ² – Réparer l'Humain | GdR SoC ² Axe Frontieres et interfaces cyber physiques, Axe Objets connectés GdR Réparer l'humain | Paris – Sorbonne Université – Campus de Jussieu |
| 12/12/2018 | JT 2 ^{ème} JT Pédagogie des objets connectés | GdR SoC ² Axe Objets Connectés Club EEA | Paris – Sorbonne Université – Campus de Jussieu |
| 14/12/2018 | Séminaire - Energy Efficient System Architecture for Devices in Artificial Intelligence-of-Thing | GDR SoC ² Axe Frontieres et interfaces cyber physiques, IEEE-CAS | Paris (Telecom ParisTech) |

1.3. Thème de l'année

La nouvelle structuration thématique a conduit à la mise en place d'un "thème de l'année" suivant un schéma d'animation de type "étude de veille / émergence" comprenant l'organisation d'une première réunion sur les objectifs de l'étude et l'identification des orateurs, d'un nombre réduit de journées thématiques focalisées et d'un Barcamp de synthèse sur un sujet prospectif, exploratoire et rassemblant plusieurs acteurs des différents axes.

En 2018, le thème de l'année s'est porté sur le "Near Sensor Computing" ou le calcul proche capteur. En effet, avec l'avènement de l'internet des objets, la quantité de données produites par les capteurs distribués augmente fortement et il faut alors envisager des traitements au plus proche de la source des données pour ne faire remonter vers un point centralisé que des informations sémantiques utiles à une prise de décision ou à un traitement global. Ceci évite d'encombrer les bandes spectrales de communication, réduit la latence de décision et rend moins vulnérables aux attaques les informations. Cependant, le calcul proche capteur est contraint par des limites : l'énergie embarquée et les ressources matérielles (mémoire, puissance de calcul) qui sont très précieuses. De nouvelles technologies et architectures, et de nouveaux paradigmes sont nécessaires.

Les animateurs de ce thème 2018 sont :

- Kevin MARTIN, UBS / Lab-STICC, kevin.martin@univ-ubs.fr
- Dominique DALLET, Bordeaux INP / IMS, dominique.dallet@ims-bordeaux.fr
- Daniel CHILLET, Inria/Irisa / Université de Rennes 1, daniel.chillet@irisa.fr
- François BERRY, Institut Pascal, francois.berry@uca.fr

Dans ce cadre, 2 journées thématiques ont été organisées :

| Date | Animations | Organisateurs | Lieu |
|------------|-----------------------------------|---|--|
| 08/11/2017 | JT Near Sensor Computing | GdR SoC ² GT Thème de l'Année Near Sensor Computing | Paris (Cité Internationale et Collège d'Espagne) |
| 09/11/2018 | JT Vision et Camera Intelligentes | GdR SoC ² GT Thème de l'Année Near Sensor Computing GdR ISIS | Paris (Cité Internationale et Collège d'Espagne) |

L'action a également débouché sur une proposition (acceptée) de Session spéciale à la conférence ISCAS 2018 à Florence.

| Date | Animations | Organisateurs | Lieu |
|-----------|--|--|-------------------------|
| 30/5/2018 | <i>Special session on Near-sensor computing ISCAS 2018</i> | <i>GdR Soc² GT Thème de l'année Near Sensor Computing</i> | <i>Florence, Italie</i> |

Le bilan de cette action est joint à ce rapport en annexe.

Lors du colloque 2018, le thème du "Machine Learning et SoC²" a été choisi pour l'année 2019, faisant l'objet d'une discussion menée par le comité d'organisation composé de François Berry (Institut Pascal), Gilles Sassatelli (LIRMM). La réunion de lancement a eu lieu en novembre 2018. La mise en place des actions pour 2019 sera le suivant : l'année débutera avec l'organisation d'au moins une journée thématique par axe sur cette thématique, des exposés spécifiques lors du colloque du GdR en juin 2019, et un barcamp/workshop à la rentrée (septembre 2019). Les résultats de l'étude seront présentés et publiés en décembre 2019.

2. Gouvernance et pilotage

Lors de sa réunion au colloque nationale de 2018, le comité stratégique du GdR SoC² a identifié plusieurs actions transverses pour structurer, inciter et aider la communauté scientifique du GdR SoC². Pour mener à bien ces actions, l'équipe de direction a mis en place les chantiers suivants en 2018 :

- Colloque 2018 (correspondant : Bertrand Granado, LIP6) et Colloque 2019 (correspondant : Arnaud Virazel, LIRMM)
- Club des partenaires (correspondants : responsables du Club des partenaires - Guy Gogniat, Lab-STICC ; Dominique Dallet, IMS ; Bertrand Granado, LIP6)
- International (correspondante : Cristell Maneux, IMS)
- Fiche d'aide à l'organisation des actions d'animation (correspondant : Sébastien Pillement, IETR)
- Classement des publications (correspondant : Olivier Sentieys, IRISA ; Patrick Girard, LIRMM)

Le GdR SoC² a également participé à l'Initiative Microélectronique du CNRS (Direction des Relations avec les Entreprises) par le biais du Groupe de Travail GT1 Conception/Architectures/Logiciels/Systèmes Embarqués.

2.1. Colloques 2018 et 2019

Le colloque national annuel du GdR SoC² a eu lieu du 13 au 15 juin 2018 dans les locaux de Sorbonne Université (responsable d'organisation : Bertrand Granado, LIP6) et a accueilli plus de 180 participants. Le programme du colloque (repris ci-dessous) fait état de 7 sessions scientifiques avec les interventions de 11 orateurs invités de marque, 5 sessions posters permettant aux doctorants et postdocs exposaient leurs travaux (un prix à été décerné au meilleur poster lors de la session de clôture), et une session restitution du chantier international.

L'édition 2019 aura lieu du 19 au 21 juin dans les locaux de Polytech Montpellier (responsable d'organisation : Arnaud Virazel, LIRMM). Afin de réduire le poids du colloque sur le budget annuel du GdR, il a été décidé de demander aux permanents des frais d'inscription de 100€. L'organisation du colloque est estimée à environ 13k€, ce qui dégagera plus de possibilités pour les actions d'animation.

| | mercredi 13 juin | jeudi 14 juin | vendredi 15 juin |
|-------------|---|---|---|
| 08:30-09:00 | | Thème de l'Année : Near Sensor Computing Olivier Berder (IRISA) : « <i>Near sensor computing : on the trade-off between local processing and data transmission</i> » Jérôme Chossat (ST-Microelectronics) : « <i>Smart Imager and processing integration. Challenges and market constraints</i> » | Calcul Embarqué Haute Performance Pascal Sainrat (IRIT) : « <i>Architecture des processeurs pour les systèmes critiques</i> » |
| 09:00-09:30 | accueil + café | | |
| 09:30-10:00 | ouverture | | |
| 10:00-10:30 | Frontières et Interfaces Cyberphysiques Fabio Sebastiano (TU Delft) : « <i>Cryogenic CMOS Interfaces for Quantum Computers</i> » | café + poster | café + poster |
| 10:30-11:00 | | | |
| 11:00-11:30 | | Objets Connectés Merouane Debbah (Huawei) : « <i>Cellular IoT: Opportunities and Challenges</i> » Laurence Allard (IRCAV) : « <i>Dans quel monde voulons-nous être connectés ? Enjeux anthropologiques et sociaux de l'IoT</i> » | Technologies du Futur Guilhem Larrieu (LAAS) : « <i>Transistors verticaux à grille entourante: une architecture 3D pour poursuivre la miniaturisation des dispositifs MOS.</i> » Damian Markhan (LIP6) : « <i>Quantum Systems on Chips?</i> » |
| 11:30-12:00 | posters | | |
| 12:00-12:30 | | | |
| 12:30-13:00 | | | clôture / prix |
| 13:00-13:30 | repas | repas | |
| 13:30-14:00 | | | repas |
| 14:00-14:30 | Méthodes Luciano Lavagno (Politecnico de Torino) : « <i>Adapt the architecture to the application, not the application to the architecture</i> » | Restitution du chantier International | |
| 14:30-15:00 | | | |
| 15:00-15:30 | | | |
| 15:30-16:00 | posters + café | | |
| 16:00-16:30 | | posters + café | |
| 16:30-17:00 | | | |
| 17:00-17:30 | auto-tour / comité stratégique / comité d'animation | Sécurité et Intégrité des Systèmes Youssef Souissi (Secure IC) : « <i>Use-cases in side-channel and machine learning</i> » Matteo Sonza Reorda (Politecnico de Torino) : « <i>Functional safety and in-field test of complex electronic devices</i> » | |
| 17:30-18:00 | | | |
| 18:00-18:30 | | | |
| 18:30-19:00 | Le village dans les nuages | Gala | |
| 23:00 | | | |

2.2. Club des partenaires

Fruit d'une année de travail impliquant les responsables du club des partenaires du GdR SoC², le service Innovation et Partenariat de l'INSIS et la délégation régionale Rhône-Auvergne du CNRS, la première version d'une convention générique CNRS permettant d'établir un cadre juridique pour le Club des partenaires a vu le jour en janvier 2019. Cette convention, une fois validée par l'ensemble des acteurs, permettra de se rapprocher des partenaires industriels identifiés et enfin rendre opérationnel le club des partenaires du GdR en 2019.

2.3. International

En juin 2017, lors de son assemblée générale, le GDR SoC² s'est engagé dans un chantier international. Dès la rentrée de septembre 2017, ce chantier s'est orienté vers les projets

internationaux type H2020 avec l'objectif d'encourager le dépôt de candidatures dans le périmètre de la communauté et d'en optimiser la réussite. La mise en œuvre s'est déroulée selon une méthodologie et un calendrier que l'on peut résumer en 3 grandes étapes.

- **Etape 1** : de novembre 2017 à janvier 2018 - Etat des lieux national des dépôts de projet (type, succès, durée, appel visés, ...). Cette cartographie a été menée en collaboration avec les Directeurs d'Unité rattachées au GDR SoC². En tout, 47 laboratoires, soit 40%, ont participé à cette enquête simplifiée en renseignant les items : Libellé court, Titre, Disciplines/mots clés, Call H2020 ou autre européen, Partenaire(s), Année début (Après janvier 2014), Année fin, Personne contact au laboratoire, Partenaire Porteur, Commentaires libres.

| Appel à projets | Nombre de réponses |
|-----------------|--------------------|
| H2020 ICT | 25 |
| CHIST-ERA | 5 |
| ESA_MCA | 5 |
| ECSEL | 5 |
| ITN | 2 |
| ERA_NET MED | 1 |
| FEDER | 1 |
| H2020 FET OPEN | 1 |
| Flag ERA | 1 |
| H2020 MSCA-RISE | 1 |
| Futur Sky | 1 |
| H2020 ERC | 1 |
| Euréka | 1 |

L'analyse de cette enquête montre que, en dépit du caractère non-exhaustif et relativement disparate des réponses, on peut retenir :

- Des projets recherche au sens large sont issus d'autres instances européennes et/ou co-financement (ESA_MCA, FEDER, Euréka, ECSEL, CHIST-ERA, ...)
 - Des réponses aux appels à projets non spécifiques ...
 - ... H2020 MSCA-RISE, H2020 ITN, ... orientés formation
 - ... H2020 ERC, H2020 FET, ... orientés Excellent Science
 - Appels à projets thématiques à **50% orientés vers le call H2020 ICT**. Cette confirmation attendue à conforter l'orientation du choix des futurs appels à projets présentant un fort intérêt pour les membres du GdR SoC².
- **Etape 2** : de février 2018 à mai 2018 (5 réunions du groupe de travail pour analyser des appels H2020 à venir (2018-2019-2020) selon leur adéquation avec les disciplines du GdR SoC². Le groupe de travail est constitué des membres représentatifs des thématiques larges du GDR :
 - Sylvain Bourdel *IMEP-LAHC, Grenoble INP*
 - Antoine Frappé *IEMN, ISEN*
 - Cristell Maneux *IMS, Université de Bordeaux*
 - Damien Querlioz *C2N, CNRS, Université Paris-Sud*
 - Frédéric Rousseau *TIMA, Université Grenoble Alpes*
 - Olivier Sentieys *IRISA/INRIA, University of Rennes 1*

L'analyse croisée de la cartographie nationale et des appels à venir a permis de mettre en évidence les points forts nationaux et les opportunités H2020. Conformément aux résultats de l'enquête, le groupe de travail s'est concentré sur les appels centrés sur "INFORMATION AND COMMUNICATION TECHNOLOGIES" H2020 ICT à venir, 2019 et 2020. Après une analyse des attendus de chaque appel, 11 appels à projet ont fait l'objet d'une analyse approfondie :

- ICT-01-2019: Computing technologies and engineering methods for cyber-physical systems of systems
 - ICT-08-2019: Unconventional Nanoelectronics
 - ICT-10-2019-2020 Robotics Core Technology
 - ICT-09-2019-2020 : Robotics in Application Areas
 - ICT-13-2018-2019 : Supporting the emergence of data markets and the data economy
 - ICT-15-2019-2020: Cloud Computing
 - ICT-20-2019-2020: 5G Long Term Evolution
 - ICT-24-2018-2019: Next Generation Internet - An Open Internet Initiative
 - ICT-25-2018-2020: Interactive Technologies
 - SU-ICT-01-2018: Dynamic countering of cyber-attacks
 - SU-ICT-02-2020: Building Blocks for Resilient in evolving ICT systems
- **Etape 3** : Restitution finale du chantier international lors du Grand Colloque du GdR SoC², à Paris en juin 2018. Cette restitution a également été l'occasion de mieux faire connaître les dispositifs français d'accompagnement de dépôts de projet européens. La restitution s'est déroulée selon l'agenda suivant :

| | |
|--------------|---|
| 14:00 | Accueil Etat des lieux : Enquête auprès des directeurs de laboratoires <i>Cristell Maneux</i> <i>IMS, Université de Bordeaux</i> |
| 14:15 | Les opportunités : les appels à projets H2020 à venir <i>Sylvain Bourdel</i> <i>IMEP-LAHC, Grenoble INP</i> <i>Antoine Frappé</i> <i>IEMN, ISEN</i> <i>Cristell Maneux</i> <i>IMS, Université de Bordeaux</i> <i>Damien Querlioz</i> <i>C2N, CNRS, Université Paris-Sud</i> <i>Frédéric Rousseau</i> <i>TIMA, Université Grenoble Alpes</i> <i>Olivier Sentieys</i> <i>IRISA/INRIA, University of Rennes 1</i> |
| 15:00 | Les appels TIC H2020 : le point de vue d'un PCN (point de contact national), rôle, analyses et bonnes pratiques <i>Claire Ferté</i> <i>PCN, Business France</i> |
| 15:20 | Dispositif d'accompagnement : L'appel ANR MRSEI (Montage de Réseaux Scientifiques Européens ou Internationaux) <i>Aladji Kamagaté</i> <i>Actions Européennes, ANR</i> |
| 15:40 | Témoignage montage de projet Européen : La success story "GREAT" <i>Guillaume Prenat</i> <i>Porteur du projet "GREAT", CEA/INAC</i> |
| 16:00 | Fin |

Depuis la restitution en juin 2018, le chantier international se poursuit selon deux autres modes d'action : l'un orienté vers les membres de la communauté, l'autre vers les instances françaises et européennes :

- Le chantier international a débouché sur une identification des appels EU intéressants pour la communauté qui sont accessible sur le site web aux membres du GdR. Deux actions peuvent en découler: (i) l'organisation d'un barcamp de montage de projets pour approfondir l'analyse, connecter les gens, démystifier le processus et stimuler les idées de

montage et (ii) mettre en place un système de relecture (parrainage / mentoring) pour les projets EU.

- Le rapprochement du GdR SoC² avec les pôles de compétitivité qui lui sont naturellement proches pour mieux identifier les thématiques émergentes stratégiques vers lesquelles orienter les futurs appels européens. En effet, H2020 se termine et les groupes de réflexion pour Horizon Europe se mettent en place. Le timing est donc tout à fait pertinent. Une action pilote est actuellement en cours avec le pôle de compétitivité Aerospace Valley.

2.4. Fiche d'aide à l'organisation des actions d'animation

En raison de la restructuration thématique du GdR SoC² et de l'arrivée d'un nombre important de nouveaux animateurs, il est apparu nécessaire de rédiger une fiche permettant d'aider à l'organisation d'une Journée Thématique (JT) pour le GdR. La fiche propose les grandes lignes qui peuvent/doivent être adaptées en fonction du contexte et du besoin :

- Proposer une thématique pour la journée ainsi que son objectif (état de l'art, nouvelle thématique, émergence de projet)
- Trouver un lieu
- Préparer les missions des orateurs
- Organiser le repas
- Administrer la journée (annonce, animation, compte-rendu)

La fiche est jointe en annexe de ce document.

2.5. Classement des publications

Ce document a pour objectif d'apporter un éclairage sur le contexte des publications dans le domaine de la conception des systèmes sur puce (SoC) et les systèmes embarqués en répertoriant et en classant les principales revues et conférences du domaine. Il a une vocation publique, dont les objectifs sont principalement :

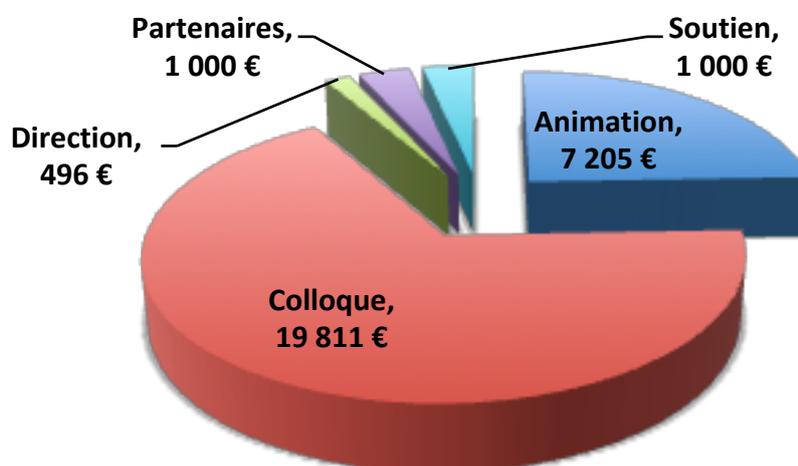
- de fournir aux chercheurs, et en particulier aux plus jeunes, un guide pour les aider dans leur stratégie de publication, en indiquant les revues et conférences stratégiquement les plus pertinentes en termes d'évaluation ;
- de fournir à la direction des départements INS2I et INSIS du CNRS un outil pour faciliter ses évaluations internes et le dialogue avec les autres communautés ;
- d'aider les différents comités scientifiques, nationaux (CoNRS, CNU, AERES), régionaux et locaux, dans leur évaluation des chercheurs et enseignants-chercheurs menant leur recherche dans le domaine SoC².

Une première version de ce document a été établie en novembre 2014. Des mises à jour régulières ont été faites et une nouvelle version du document a été finalisée en juin 2018, notamment après intégration d'une partie de la communauté de l'ex GdR ASR (Architecture Systèmes et Réseaux) : temps réel et une partie architecture et compilation associée historiquement à ASR.

3. Bilan financier 2018

Une analyse des dépenses FEI (Fonctionnement, Equipement, Investissement) de l'année 2018 permet d'établir le bilan financier suivant :

| Nature de dépense | Montant (2017) |
|--|----------------|
| Animation (journées et barcamps thématiques) | 7205 |
| Colloque 2018 | 19811 |
| Direction | 496 |
| Partenaires | 1000 |
| Soutien aux autres événements | 1000 |



GdR SoC²

System On Chip, Systèmes embarqués et Objets Connectés



4. Annexes

4.1. Composition des comités

a. Comité d'animation

Le Comité d'animation du GdR SoC² est chargé de coordonner scientifiquement et de planifier les actions d'animation. Il comprend les membres suivants :

- la direction en exercice : directeur et directeurs adjoints
- les responsables et les responsables adjoints des thèmes, et les animateurs des thématiques.

En 2018, en raison du nombre important de chantiers et des axes d'animation, nous avons décidé de nommer un président du comité d'animation, ayant la charge de faire l'interface entre l'équipe de direction du GdR et le comité d'animation, notamment pour :

- animer les réunions du comité (au moins 2 par an) afin de faire le bilan des actions d'animation passées et de programmer les actions à l'horizon de 6 mois à un an
- assurer le suivi opérationnel des actions d'animation (concrétisation des propositions en journées thématiques / barcamps / cycles de journées)
- identifier les thématiques nouvelles, être force de proposition et collaborer avec les responsables d'axe pour construire un programme d'animation pertinent pour le GdR

Suite à un appel à candidatures en mars 2019, Lorena Anghel (TIMA) a été nommé à ce poste.

Nous avons également décidé de renforcer le pilotage des axes qui comptait jusque là un seul responsable (axe Frontières et Interfaces Cyberphysiques et axe Technologies du Futur).

La composition actuelle du comité d'animation est donnée ci-dessous :

| Nom | Prénom | Laboratoire | Rôle | Axe |
|--------------|-----------------|-----------------|---------------------|------------------------------------|
| ANGHEL | Lorena | TIMA | Présidente | |
| BARTHELEMY | Hervé | IN2MP | Animateur | Systèmes Cyber Physiques |
| BELLEUDY | Cécile | LEAT | Animatrice | Objets connectés |
| BENABDENBI | Mounir | TIMA | Animateur | Sécurité et intégrité des systèmes |
| BERRY | François | Institut Pascal | Animateur | Calcul embarqué haute performance |
| BOSSUET | Lilian | LHC | Responsable axe | Sécurité et intégrité des systèmes |
| BOUNCEUR | Ahcène | Lab-STICC | Animateur | Objets connectés |
| BOUTILLON | Emmanuel | Lab-STICC | Resp. adj. axe | Sécurité et intégrité des systèmes |
| CHILLET | Daniel | IRISA | Resp. adj. axe | Objets connectés |
| DELTIMPLE | Nathalie | IMS | Resp. adj. axe | Systèmes Cyber Physiques |
| DESGREYS | Patricia | LTCI | Responsable axe | Systèmes Cyber Physiques |
| FAUCOU | Sébastien | LS2N | Responsable axe | Calcul embarqué haute performance |
| FLOTTES | Marie-Lise | LIRMM | Animatrice | Sécurité et intégrité des systèmes |
| GEORGE | Laurent | LIGM | Animateur | Calcul embarqué haute performance |
| GIRARD | Patrick | LIRMM | Sous-Directeur | |
| GONNORD | Laure | LIP | Animatrice | Calcul embarqué haute performance |
| HEBRARD | Luc | ICUBE | Animateur | Systèmes Cyber Physiques |
| KLEIN | Jacques-Olivier | IEF | Animateur | Technologies du futur |
| LE BEUX | Sébastien | INL | Responsable axe | Technologies du futur |
| LOUËRAT | Marie-Minerve | LIP6 | Animatrice | Méthodologies |
| MANEUX | Cristell | IMS | Directrice adjointe | |
| MARTIN | Kevin | Lab-STICC | Responsable axe | Méthodologies |
| MORIN-ALLORY | Katell | TIMA | Animatrice | Sécurité et intégrité des systèmes |
| NIAR | Smail | LAMIH | Animateur | Objets connectés |
| O'CONNOR | Ian | INL | Directeur | |
| PELCAT | Maxime | IETR | Resp. adj. axe | Méthodologies |

| | | | | |
|------------|-------------|-------|-------------------|------------------------------------|
| PILLEMENT | Sébastien | IETR | Directeur adjoint | |
| PORTAL | Jean-Michel | IM2NP | Resp. adj. Axe | Technologies du futur |
| ROMAIN | Olivier | ETIS | Responsable axe | Objets connectés |
| SASSATELLI | Gilles | LIRMM | Responsable axe | Calcul embarqué haute performance |
| VIRAZEL | Arnaud | LIRMM | Animateur | Sécurité et intégrité des systèmes |
| WAJSBURT | Franck | LIP6 | Animateur | Calcul embarqué haute performance |

Le fonctionnement du comité d'animation du GdR SoC² a ainsi évolué. Il se réunit en configuration plénière tous les trois mois à l'initiative du directeur du GdR :

- pendant le colloque en juin, en face à face, pour finaliser le programme d'animation du second semestre et suivre les activités du GdR
- à l'automne, en visio, pour préparer le programme d'animation du premier semestre.
- Lors d'une réunion conjointe des comités stratégique et d'animation en hiver, en face à face, pour finaliser le programme d'animation du premier semestre et suivre les activités du GdR
- au printemps, pour faire le bilan de l'année écoulée et préparer le programme du second semestre ainsi que le Colloque de juin.

Afin de permettre un meilleur suivi ainsi qu'une meilleure visibilité sur les actions d'animation, un outil partagé a été mis en place permettant à l'ensemble des animateurs de renseigner, en fonction de l'avancement des actions d'animation :

- Titre de l'événement et date proposée
- Axes concernés du GdR SoC², GdR/instance de co-organisation
- Noms des organisateurs, labos associés
- Abstract
- Lieu, # personnes attendues/# personnes effectives
- Orateurs
- Programme
- Budget SoC² estimé, budget total estimé, budget effectif

b. Comité stratégique

Le Comité stratégique du GdR SoC² est chargé de réfléchir à la stratégie scientifique et de proposer des évolutions stratégiques permettant au GdR SoC² de mieux remplir ses missions. Cela couvre notamment l'articulation du GdR avec les instances (Instituts CNRS, MENRT, CES ANR, CNU, CoNRS ...) et avec les autres acteurs scientifiques du domaine (CEA, CMP, CNFM ...), pôles de compétitivité (Minalogic, Systematic, Aerospace valley, Images et réseaux), Embedded France, ou les clusters industriels sous la forme d'IRT ...

Il comprend les membres suivants :

- la direction en exercice : directeur et directeurs adjoints
- les anciens directeurs du GdR SoC-SiP
- la présidente du comité d'animation
- les responsables des axes
- les responsables du Club des Partenaires
- des experts scientifiques du domaine SoC².

| Nom | Prénom | Laboratoire | Rôle |
|------------|-----------|-------------|----------------------|
| ANGHEL | Lorena | TIMA | Présidente |
| BELLEUDY | Cécile | LEAT | |
| BOSSUET | Lilian | LHC | Responsable axe |
| COUSSY | Philippe | Lab-STICC | |
| DALLET | Dominique | IMS | Club des partenaires |
| DESGREYS | Patricia | LTCI | Responsable axe |
| FAUCOU | Sébastien | LS2N | Responsable axe |
| GARDA | Patrick | LIP6 | Ex-Directeur |
| GIRARD | Patrick | LIRMM | Sous-Directeur |
| GOGNIAT | Guy | Lab-STICC | Club des partenaires |
| GRANADO | Bertrand | LIP6 | Club des partenaires |
| LE BEUX | Sébastien | INL | Responsable axe |
| MANEUX | Cristell | IMS | Directrice adjointe |
| MARTIN | Kevin | Lab-STICC | Responsable axe |
| O'CONNOR | Ian | INL | Directeur |
| PETROT | Frédéric | TIMA | |
| PILLEMENT | Sébastien | IETR | Directeur adjoint |
| RENOVELL | Michel | LIRMM | Ex-Directeur |
| ROMAIN | Olivier | ETIS | Responsable axe |
| SASSATELLI | Gilles | LIRMM | Responsable axe |
| SENTIEYS | Olivier | IRISA | |
| TORRES | Lionel | LIRMM | |

Il se réunit tous les 6 mois à l'initiative du directeur du GdR.

c. Comité de suivi

Le Comité de Suivi du GdR SoC² comprend les membres suivants :

- la direction en exercice : directeur et directeurs adjoints
- la présidente du comité d'animation
- les membres du Comité stratégique en charge des missions transversales en cours du GdR

Le Comité de Suivi contrôle et oriente l'avancement des missions transversales du GdR SoC², il se réunit 1h par mois en téléconférence, à l'initiative du directeur du GdR.

d. Club des partenaires

Le Club des partenaires du GdR SoC² comprend les membres suivants :

- la direction en exercice : directeur et directeurs adjoints
- trois responsables académiques
- un représentant industriel

| Nom | Prénom | Laboratoire | Rôle |
|-----------|-----------|-------------|-------------------------|
| DALLET | Dominique | IMS | Club des partenaires |
| GIRARD | Patrick | LIRMM | Sous-Directeur |
| GOGNIAT | Guy | Lab-STICC | Club des partenaires |
| GRANADO | Bertrand | LIP6 | Club des partenaires |
| MANEUX | Cristell | IMS | Directrice adjointe |
| O'CONNOR | Ian | INL | Directeur |
| PILLEMENT | Sébastien | IETR | Directeur adjoint |
| | | | Représentant industriel |

4.2. Détail des manifestations organisées, pilotées ou soutenues par le GdR

| Dates | Animations | Organisateurs | Lieu |
|--------------|--|---|--|
| 26-27/3/2018 | <i>Barcamp – La NVM dans tous ces états !</i> | <i>GdR SoC² Axes Calcul Embarqué Haute Performances, Technologies du Futur, Sécurité et Intégrité des Systèmes</i> | <i>Villa Clythia (CAES CNRS), Fréjus</i> |
| | <p><i>Organisation : G. Sassatelli (LIRMM), J.-M. Portal (IM2NP), A. Virazel (LIRMM), S. Faucou (LS2N), L. Torres (LIRMM), L. Bossuet (LHC), S. Le Beux (INL),</i></p> <p>Résumé : L'objectif de ce barcamp, organisé dans le cadre du GdR SoC², est de faire un tour d'horizon sur les mémoires émergentes, des technologies (Résistives et Magnétiques par exemple) aux applications (IoT, MCU, sécurité) en passant par les nouveaux paradigmes de calcul et d'utilisation (Calcul en mémoire, Calcul neuromorphique) et les challenges spécifiques liés à leur test et fiabilité.</p> <p>Programme du barcamp :</p> <p>Lundi 26 mars</p> <ul style="list-style-type: none"> - État de l'art des technologies (J.-M. Portal – IM2NP) - Technologie hybride CMOS/Magnétique : du dispositif physique à la conception de circuits (G. Prenat – CEA LETI) - Table Ronde « Technologie » (Animateur : J.-M. Portal – IM2NP) - Emerging Memories for Security Primitives (G. Di Natale – LIRMM) - Test and Reliability Challenges and Solution for Emerging Non-Volatile Memories (I. Vatajelu – TIMA) - Les NVRAM dans l'embarqué contraint, impact sur les couches logicielles (K. Marquet – CITI) - Du processeur embarqué au calcul haute performance à l'aide des technologies spintroniques (L. Torres – LIRMM) <p>Mardi 27 mars</p> <ul style="list-style-type: none"> - Circuits neuromorphiques CMOS/NVM : en route vers l'IA embarquée ? (C. Gamrat – CEA LIST) - Les NVM réinventées comme nano-oscillateurs pour le calcul neuromorphique (D. Querlioz – C2N) - Du bitcell à la compilation, la genèse d'un projet de « In Memory Computing » (H.-P. Charles – CEA LETI) - Table ronde « Nouveaux paradigmes » (Animateur : S. Le Beux – INL) <p>Nombre de présentations / orateurs : 9 Nombre de participants : 28 participants / 16 laboratoires</p> <p>Retombées : L'animation sur ce thème se poursuit en 2019 avec l'organisation d'une journée sur les architectures « normally-off/instantly-on » dans le cadre de l'axe <i>Calcul Embarqué Haute Performance</i>. On peut également noter l'émergence de projets collaboratifs nationaux (INRIA, LabEx, ANR) intégrant un aspect NVM et impliquant des participants.</p> | | |
| 04/04/2018 | <i>JT – Free Open Source Software (FOSS) for Free Hardware Design of SoC</i> | <i>GdR SoC² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes</i> | <i>Paris (LIP6)</i> |
| | <p><i>Organisation : Marie-Minerve Louërat, (LIP6-CNRS), Roselyne Chotin-Avot (LIP6-Sorbonne Université)</i></p> <p>Résumé : Partage d'expérience et de réflexions sur le logiciel et matériel libres entre académiques et industriels.</p> <p>Les présentations de la journée :</p> <p>Photonics on Silicon (Luca Alloatti, ETH Zurich)</p> <p>Chips4Makers project https://chips4makers.io/blog/ (Staf Verhaegen, IMEC, Belgium)</p> <p>Advances in SystemC/TLM virtual platforms and beyond (Guillaume Delbergue, IMS, Bordeaux)</p> <p>Spinal HDL https://spinalhdl.github.io/SpinalDoc/ (Charles Papon)</p> <p>Coriolis https://www-soc.lip6.fr/equipe-cian/logiciels/coriolis/ (Jean-Paul Chaput, LIP6, Paris)</p> <p>KLayout http://www.klayout.de/index.php (Matthias Koefferlein)</p> <p>Nombre de présentations / orateurs : 6 Nombre de participants : 30 participants / 10 laboratoires</p> <p>Retombées : Construction coopérative d'une chaîne de conception de circuits intégrés sur silicium mixte analogique-numérique, de type FOSS. Le numérique étant décrit en format HDL. Réalisation d'un prototype purement numérique pour commencer.</p> | | |

| | | | |
|--|---|---|-----------------------------|
| 11/04/2018 | <i>JT IA et IoT : Capteurs Distribués en santé et Environnement</i> | <i>GdR SoC² Axe Frontières et interfaces cyberphysiques, Agence Régionale de Santé, GDR MADICS</i> | <i>Université de Toulon</i> |
| <p><i>Organisation : Hervé Barthélemy & Valentin Giès (pour le GdR SoC²), Hervé Glotin (pour le GdR MADICS)</i></p> <p>Résumé :</p> <p>Le but de cette journée était de réunir la communauté académique et industrielle française autour de deux thématiques de recherche et de développement intimement liés au traitement de l'information (analogique, mixte et numérique) : i) électronique des systèmes embarqués et des objets connectés - ii) traitement et collecte de grandes masses de données dans le cadre de l'IoT ou de capteurs embarqués. L'objectif de cette journée était de se réunir pour échanger et présenter des exemples concrets d'application (environnement, santé, cognition ...) concernant ces thématiques (GdR MADICS et GdR SoC²) ; de définir les verrous technologiques concernant différents aspects de la collecte et du traitement de données massives issues de capteurs embarqués.</p> <p>Les présentations de la journée :</p> <p>Advances in Embedded Interface Computing based sensor : Jason and Qualilife (Valentin Giés, IM2NP, UMR CNRS 7324, Toulon)</p> <p>La gestion d'énergie pour les réseaux de capteurs autonomes (Olivier Berder, IRISA, UMR CNRS 6074, Lannion)</p> <p>Calcul distribué pour réseaux de capteurs sans fil en environnement énergétique fortement contraints : enjeux et verrous (Fabien Meyeveille, Ampère, UMR CNRS 5005, Lyon & Hervé Barthélemy, Im2np, UMR CNRS 7334, Toulon)</p> <p>Étude et conception d'un système de détection des émotions (Chaka Koné, LEAT - UMR CNRS 7248, Nice)</p> <p>La pollution lumineuse, expérience sur la faune, nouveaux protocole avec les instrumentations scientifiques IoT (Visio) (Thierry Lengagne, LENHA - UMR CNRS, Lyon)</p> <p>Système de détection à l'échelle en masse de données environnementale, application sur Bombyx (Julien Ricard, LIS - UMR CNRS, Toulon)</p> <p>Captures acoustiques environnementales et les perspectives en transmission RT (Valentin Barchasz, SMIoT, Toulon)</p> <p>Discussions (Animateur : Alain Barcelo, PNPC, resp. scientifique du Parc national de Port-Cros)</p> <p>Nombre de présentations / orateurs : 8</p> <p>Nombre de participants : 30 participants / 10 laboratoires</p> <p>Retombées :</p> <p>Très bonnes conditions de travail en FA110. Echanges denses entre experts IoT, mesure et gestions. Projets sortant : protocole de mesure de pollution lumineuse Smiot IGN LENHA.</p> | | | |
| 29/05/2018 | <i>JT Injection de fautes : attaques physiques, protections logicielles et mécanismes d'évaluation de la robustesse</i> | <i>GdR SoC² Axe Sécurité et Intégrité de systèmes GdR Sécurité Informatique</i> | <i>Paris (LIP6)</i> |
| <p><i>Organisation : K. Heydemann (LIP6), M.L. Potet (Verimag), S. Guilley (Telecom ParisTech), G. Bouffard (ANSSI)</i></p> <p>Résumé : Cette journée a pour objectif de réunir la communauté de la recherche française en analyse de fautes sur des systèmes de sécurité. Un premier objectif de la journée est de consolider ce savoir-faire pour faire émerger des recherches plus globales. En parallèle, le contexte des systèmes embarqués sécurisés évolue assez rapidement, et il est important d'envisager l'évolution des attaques mais aussi des systèmes. Aujourd'hui, il y a un changement de paradigme pour aller des systèmes fermés vers des systèmes ouverts, qui implémentent des TEE (Trusted Execution Environments). Egalement, les injections de fautes deviennent plus complexes, avec par exemple la possibilité de réaliser des injections multiples. Cette journée vise à aborder et à favoriser les discussions sur l'ensemble de ces sujets, au travers de présentations et de discussions entre les participants.</p> <p>Les présentations de la journée :</p> <p>SoC, why should we care about Fault Injection Attacks ? (Guillaume Bouffard et David El Baze - ANSSI)</p> <p>Fault instruction skip injection into microcontrollers (Alexandre Menu - Mines Saint-Etienne, CEA-Tech)</p> <p>Sécurisation logicielle contre les attaques en fautes (Karine Heydemann - LIP6 - Sorbonne Université)</p> <p>Outils et benchmark pour l'évaluation (Marie-Laure Potet - Univ. Grenoble Alpes/VERIMAG, et Lionel Morel - CEA/DACLE)</p> <p>Accurate fault detection and classification based on embedded machine learning algorithms : Smart Monitor (Sylvain Guilley - Telecom-Paristech / Secure-IC)</p> <p>Nanofocused X-Ray Beam To Reprogram Secure Circuits (Laurent Maingault - CEA-LETI)</p> <p>EM injections on cryptographic implementations on SoC (Fabien Majeric - Laboratoire Hubert Curien, Univ. Jean Monnet, Gemalto)</p> <p>Defeating OpenSSL CRT-RSA protections with fault attacks (Sébastien Carré - Secure-IC et TELECOM-ParisTech)</p> | | | |

| | | | |
|--------------|--|---|-----------------------------|
| | <p>Bridging Hardware-Based and Software-Based Fault Injection Attacks slides (Nisrine Jafri - TAMIS - IRISA) Nombre de présentations : 9 Nombre de participants : 60 participants / 15 laboratoires</p> | | |
| 7-8/06/2018 | <p><i>JT – Conception basée Modèles des Systèmes de Traitement du Signal et de l'Information (en marge de COWOMO)</i></p> | <p><i>GdR SoC² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes</i></p> | <p><i>Rennes (INSA)</i></p> |
| | <p><i>Organisation : M. Pelcat (INSA Rennes – IETR), K. Martin, (Lab-STICC)</i> Résumé : COWOMO (The Collaborative Workshop on Model-based Design of Signal and Information Processing Systems) est un workshop collaboratif ayant l'ambition de réunir tous les acteurs autour de la thématique commune de la conception basée modèle. COWOMO a consisté en deux jours de présentation : une journée française GdR SoC² et une journée internationale financée par le projet H2020 CERBERO. Les 54 participants sont restés aux deux journées. Les présentations de la journée GdR SoC²: Yehya Nasser, Simei Yang, IETR Steven Derrien, IRISA François Verdier, LEAT Hai Nam Tran, INRIA Shuvra S. Bhattacharyya, UMD Guillaume Delbergue, IMS Sebastien Le Nours, Jean-Francois Nezan, Maxime Pelcat, IETR Erwan Nogues, Stéphane Molton, DGA Alain Girault, INRIA Nombre d'orateurs : 24 sur les 2 jours Nombre de participants : 54 participants / 16 laboratoires et 6 entreprises Retombées connues : deux montages de projets H2020 en cours, plusieurs montages ANR, une nouvelle édition COWOMO à Madrid en juin 2019.</p> | | |
| 13-15/6/2018 | <p><i>13^{ème} colloque national du GdR SoC²</i></p> | <p><i>GdR SoC²</i></p> | <p><i>Paris (LIP6)</i></p> |
| | <p>Le colloque a eu lieu du 13 au 15 juin 2017 à Paris, au LIP6 et a accueilli plus de 180 participants. http://www.gdr-soc.cnrs.fr/colloques/colloque-2018/ Programme : Session d'ouverture Axe thématique : Frontières et interfaces cyberphysiques (Patricia Desgreys, LTCI – Télécom ParisTech) - Fabio Sebastiano (TU Delft), "Cryogenic CMOS Interfaces for Quantum Computers" Axe transversal : Méthodes et outils de conception, simulation, évaluation et vérification des systèmes et systèmes de systèmes (Kevin Martin, Lab-STICC – UBS, Maxime Pelcat, IETR / Institut Pascal – INSA Rennes) - Luciano Lavagno (Politecnico di Torino), "Adapt the Architecture to the Application, not the application to the architecture" Thème de l'année: Near Sensor Computing - Olivier Berder (IRISA) "Near sensor computing : on the trade-off between local processing and data transmission" - Jérôme Chossat (STMicroelectronics) "Smart Imager and processing integration. Challenges and market constraints" Axe transversal : Objets connectés (Olivier Romain, ETIS – Université Cergy-Pontoise & Daniel Chillet, IRISA – ENSSAT) - Merouane Debbah (Huawei) "Cellular IoT: Opportunities and Challenges" - Laurence Allard (IRCAV) "Dans quel monde voulons-nous être connectés ? Enjeux anthropologiques et sociaux de l'IoT" Axe thématique : Calcul embarqué haute performance (Sébastien Faucou, LS2N – Université de Nantes & Gilles Sassatelli, LIRMM – CNRS) - Pascal Sainrat (IRIT) "Architecture des processeurs pour les systèmes critiques" Axe thématique : Sécurité et intégrité des systèmes (Lilian Bossuet, Lab. Hubert Curien – Université Jean Monnet & Emmanuel Boutillon, Lab-STICC – UBS) - Youssef Souissi (Secure IC) "Use-cases in side-channel and machine learning" - Matteo Sonza Reorda (Politecnico de Torino) "Functional safety and in-field test of complex electronic devices" Axe transversal: Technologies du futur (Sébastien Le Beux, INL – Ecole Centrale de Lyon) - Guilhem Larriou (LAAS) : "Transistors verticaux à grille entourante: une architecture 3D pour poursuivre la miniaturisation des dispositifs MOS"</p> | | |

| | | | |
|---|--|--|--|
| | Damian Markhan (LIP6) : "Quantum Systems on Chips ?" Restitution du Chantier international Assemblée Générale du GdR Clôture et prix du meilleur poster | | |
| 20/9/2018 | <i>Sécurité des SoC complexes hétérogènes - du TEE au matériel</i> | GdR SoC ² Axe Sécurité et Intégrité de systèmes GdR Sécurité Informatique | Paris (LIP6) |
| <p><i>Organisation : L. Bossuet (Laboratoire Hubert Curien)</i></p> <p>Résumé : Les SoC modernes sont de plus en plus complexes et hétérogènes. Cette complexité, bénéfique d'un point de vue des fonctionnalités et des performances, s'avère être un défaut pour la sécurité des données et du système. Effectivement, le nombre de failles de sécurité (matérielles et logicielles) exploitables et la complexité des chemins d'attaque vont grandissants. Cependant les SoC complexes exécutent de plus en plus des applications pour lesquelles des services de sécurité sont nécessaires. Pour répondre à ce problème des solutions logicielles comme les environnements d'exécution de confiance existent. Elles reposent sur des briques matérielles sécurisées comme celles mis en œuvre dans la technologie ARM TrustZone. Ces solutions sont telles réellement efficaces notamment vis-à-vis d'attaques physiques ou mixtes ? C'est ce que nous avons discuté durant cette journée thématique conjointe au GDR SoC² et au GDR Sécurité Informatique.</p> <p>Les présentations de la journée :</p> <p>Introduction aux environnements d'exécution de confiance (TEE) (Johan Amiard – TRUSTONIC) Technologie ARM TrustZone et attaques combinées sur SoC (Fabien Majeric – GEMALTO – Laboratoire Hubert Curien, CNRS – Université Jean Monnet) Evaluation de la sécurité de TrustZone (Olivier Potin – Ecole des Mines de Saint-Etienne) Attaque en fautes des SoC (Thomas Troughkine – ANSSI) Sécurité des SoC hétérogènes (El Mehdi Benhani, Lilian Bossuet – Laboratoire Hubert Curien, CNRS – Université Jean Monnet) Sécurité des moyens de test des SoC (Mathieu Da Silva – LIRMM, CNRS – Université de Montpellier)</p> <p>Nombre de présentations / orateurs : 6 Nombre de participants : 54 participants / 10 laboratoires, 12 entreprises, 3 services de l'état</p> | | | |
| 10/10/2018 | <i>JT – Optimisation des systèmes intégrés</i> | GdR SoC ² Axe Méthodologie et Outils de Conception, simulation, évaluation et vérification des systèmes GdR RO | Paris (LIP6) |
| <p><i>Organisation : K. Martin (Lab-STICC)</i></p> <p>Les présentations de la journée :</p> <ul style="list-style-type: none"> - Multi-start simulated annealing for partially reconfigurable FPGA floorplanning (First place RAW contest), François Galea, Lilia Zaourar (CEA-LIST) - Partitioning graphs with a general-purpose solver, Gabriel Gouvine (LocalSolver) - Étude et implémentation d'algorithmes pour le placement et l'ordonnancement d'applications Dataflow, Hamza Deroui (INSA Rennes) <p>Nombre de présentations / orateurs : 3 Nombre de participants : 17 participants / 9 laboratoires et une entreprise</p> <p>Retombées : Une longue discussion et de nombreux échanges ont eu lieu autour des thèmes émergents incluant la cybersécurité, le parallélisme, le modèle de calcul flot-de-données.</p> | | | |
| 09/11/2018 | <i>JT – Vision et Camera Intelligentes</i> | GdR SoC ² GT Thème de l'Année Near Sensor Computing GdR ISIS | Paris (Cité Internationale et Collège d'Espagne) |
| <p><i>Organisation : K. Martin (Lab-STICC), D. Dallet (IMS), F. Berry (Institut Pascal), D. Chillet (IRISA), G Sicard (CEA LETI- pour GdR ISIS)</i></p> <p>Résumé : Cette journée thématique conjointement organisée par les GDR ISIS et GDR SoC² dont le thème de l'année est le "Near Sensor Computing", a pour but de réunir des acteurs travaillant sur les systèmes de vision embarqués au sens large. L'objectif est d'échanger à propos des dernières recherches sur les systèmes (smart camera) et capteurs d'images intelligents (rétine) ainsi que de réfléchir aux futurs axes de recherches. Dans le domaine des capteurs d'image CMOS, de nouveaux dispositifs ont vu le jour qui intègrent directement dans le plan focal (ou près du plan focal) des algorithmes complexes de traitement et d'analyse de l'image, comme par exemple l'extraction de caractéristiques pour la reconnaissance de formes. De plus, des technologies émergentes, telles que l'intégration 3D, les memristors etc., permettent d'envisager de nouveaux opérateurs ou de nouvelles architectures.</p> | | | |

| | | | |
|------------|--|---|-------------------|
| | <p>Depuis quelques années, on assiste en effet à une coopération de plus en plus étroite entre le capteur d'images et les unités de traitement embarquées au plus proche du capteur. De tels systèmes de vision, sont aujourd'hui capables d'acquérir et d'analyser le flot d'images en temps réel afin de produire du contenu sémantique de la scène observée. De plus, en considérant les possibilités d'interconnexion de tels systèmes au sein de réseaux d'objets communicants, on note l'émergence de nouvelles activités de recherche (coopération de capteurs, traitements distribués, communication intelligente, cloud-computing, ...)</p> <p>De nombreuses équipes de nos communautés ont obtenus des résultats remarquables ces deux dernières années. Plusieurs présentations, à la fois sur les aspects matériels (circuits, architectures, systèmes...), les aspects algorithmiques ou méthodologiques (simulation, modélisation...) sont proposées.</p> <p>Les présentations de la journée :</p> <p>Architectures embarquées pour l'imagerie HDR en temps réel (Dominique Ginhac, LE2I, Dijon) On compressive sampling strategies for near image sensor decision making (Wissam Benjilali, CEA LETI) A novel multiview smart camera framework based on FPGA for deep learning (Jonathan Bonnard, DREAM, UCA) Demonstration of a 3D stacked BSI vision chip (Stéphane Chevobbe, CEA) Systèmes embarqués autonomes pour véhicules autonomes (Jean Philippe Diguët, Lab-STICC, Lorient) Multi-mode Logarithmic Sensor for Smart Vision Systems (Yang Ni, New Imaging Technologies) Conception mixte d'un imageur intelligent intégré à traitements locaux massivement parallèles (Juliette LEHIR, GeePs - Laboratoire de Génie électrique et électronique de Paris) A 142MOPS/mW integrated programmable array accelerator for smart visual processing (Satyajit Das, Lab-STICC, Lorient) eISP, a fully programmable architecture for image and signal processing (Mathieu Thevenin - Université Paris-Saclay, CEA IRAMIS SPEC) Nombre de présentations / orateurs : 9 Nombre de participants : 40 participants / 22 laboratoires</p> | | |
| 13/11/2018 | <i>JT - Silicon Photonics</i> | <i>GdR SoC² Axe Technologies du Futur</i> | <i>Lyon (INL)</i> |
| | <p><i>Organisation : S Le Beux (INL)</i> Résumé : L'objectif de cette journée est de faire un tour d'horizon de la technologie photonique sur silicium pour la conception d'architectures de calcul (par exemple dédiées aux interposeurs et au calcul haut performance, HPC), des plateformes technologiques aux flots de conception, en passant par les démonstrateurs de composants et circuits, les challenges spécifiques liés à la robustesse, la sensibilité thermique et la gestion de la complexité pour une programmation efficace. Nombre de présentations / orateurs : 7 Les présentations de la journée : Silicon photonics for processors communicating with light, Vladimir Stojanovic, UC Berkeley (US) Re-thinking CMOS platforms for next generation SoCs, Fabio Pavanello, IMEC (BE) Silicon photonics platform for datacom and computercom applications : a full integration approach including lasers, Ségolène Olivier, CEA-Leti DOPT (FR) Silicon Photonics for next generation of integrated circuits, Laurent Vivien, C2N (FR) Photonic interposers for dense multi-core integration, Yvain Thonnart, CEA-Leti DACLE (FR) MPW services for Photonics & ICs prototyping, Lyubomir Kerachev, CMP (FR) Digital architectures to enhance Optical NoCs efficiency, Cédric Killian, IRISA/INRIA (FR) Nombre de participants : 20 / 7 laboratoires Retombées : De nombreux contacts ont été créés et la majorité des participants se retrouveront dans le cadre du workshop OPTICS qui se déroulera à Florence en mars 2019. Il s'agira de mettre en place des collaborations et de discuter du de la soumission de propositions de projets de recherche type ANR.</p> | | |
| 16/11/2018 | <i>JT - Gestion des concurrences matérielles et du déterministe temporel dans les SoCs</i> | <i>GdR SoC² Axe Calcul Embarqué haute performance et Axe Méthodologie IRT St Exupéry</i> | <i>Toulouse</i> |
| | <p><i>Organisation : S. Faucou (LS2N), K. Martin (Lab-STICC), M. Pelcat (IETR), Ph. Cuenot (IRT St Ex.), P. Farail (IRT St Ex.)</i> Résumé : The IRT Saint Exupéry and the CNRS GdR SoC² pursue their cooperation with the organization of the 2nd industrial and academic event related to Hardware interference and temporal determinism for modern SoC. Modern SoCs based on multicore processors become more challenging to control when supporting critical embedded applications. We propose to investigate these new hardware platforms to satisfy safety properties such as timing determinism and freedom from interference. The objective of this day is to gather the academic and industrial communities on embedded systems design,</p> | | |

| | | | |
|------------|---|---|---|
| | <p>including researchers from the hardware and software domains. In this context, we propose to explore the configuration of hardware and software architectures in modern multicore SoCs, in order to support critical embedded applications. The new standards, constraints and challenges which system designers will have to face will be debated with a focus on timing determinism and freedom from interference characteristics of these modern hardware micro-architectures.</p> <p>The day is organized around four main invited presentations and pitches/posters session based on CNRS/IRT team contributions selected by the organizing committee.</p> <p>Les présentations de la journée :</p> <p>Presentation of IRT St Exupery, Introduction to the Embedded System Domain of IRT St Exupéry, Calixte Champetier – IRT Saint Exupéry</p> <p>Presentation of GdR SoC², Sébastien Faucou – LS2N</p> <p>Efficient TDM-based Arbitration for Mixed-Criticality Systems on Multi-Cores, Florian Brandner – Telecom ParisTech</p> <p>WCET and interference analysis for multicore processor, Claire Maiza – VERIMAG</p> <p>Hypervisor determinism for SoCs, Robert Kaiser – Hochschule RheinMain</p> <p>Parallelism and Determinism with SoC for critical applications: The “CAPHCA” Project, Eric Jenn – IRT Saint Exupéry (seconded from Thales Avionics)</p> <p>Nombre de présentations / orateurs : 6</p> <p>Nombre de participants : 58 participants / 11 laboratoires</p> <p>Retombées : Plus de la moitié des participants de la journée étant issus du monde industriel (PME et grands groupes), la journée a permis de leur présenter les activités du GdR et l'état de l'art concernant la prédictibilité dans les MPSoCs modernes. La collaboration entre l'IRT et le GdR se poursuit avec l'organisation en 2019 d'une journée hébergée par le GdR (thème à définir).</p> | | |
| 4/12/2018 | <p><i>JT – 1^{ère} Rencontre inter GDR SoC² – Réparer l'Humain</i></p> | <p><i>GdR SoC² Axe Frontières et interfaces cyber physiques, Axe Objets connectés GdR Réparer l'humain</i></p> | <p><i>Paris – Sorbonne Université – Campus de Jussieu</i></p> |
| | <p><i>Organisation : L. Hebrard (ICUBE), O Romain (ETIS), D. Chillet (IRISA)</i></p> <p>Résumé : Avec les progrès menés ces dernières années dans les domaines du numérique, de la biologie, des biomatériaux, de la chimie et de l'électronique, nous assistons à une révolution dans le domaine de la santé connectée et du bien-être. Par exemple, il n'est plus à démontrer que la restauration ou encore la suppléance fonctionnelle de certaines déficiences (cardiaque, motrices, sensori-motrices) peut être effectuée à partir de la stimulation électrique. Elle a déjà rencontré un grand succès comme dans le cas des stimulateurs cardiaques, des implants cochléaires restaurant l'audition, ou même plus récemment des implants « cerveau profond » visant à supprimer les tremblements dans la maladie de Parkinson. De même dans le domaine du traitement de l'information, les assistants d'aide au diagnostic se sont multipliés au cours de la dernière décennie avec notamment avec les techniques de deep learning. En matière de bio-ingénierie pour la santé, la proposition de dispositifs capables d'aller jusqu'à la reconstruction de tissus, voire d'organes entiers, concerne les défis de la médecine régénérative du 21^e siècle. Il convient ainsi de proposer et développer des biomatériaux de nouvelle génération. Il en est de même dans le domaine des polymères fonctionnalisés pour les nouveaux pansements et les peptides pour le diagnostic moléculaire, en biochimie.</p> <p>Ainsi, la montée en puissance de ces technologies et des dispositifs médicaux connectés bouleverse les usages et les services pour les usagers nomades, à domicile ou à l'hôpital. Le patient devient acteur de sa propre santé via le « quantified self », et les personnels soignants disposent de nouveaux outils pour la compréhension, la détection, la caractérisation, la réhabilitation de déficiences, et le suivi.</p> <p>En réunissant les communautés académiques des deux GDRs SoC² et Réparer l'Homme, les objectifs de cette journée sont triples : 1. identifier des thématiques de recherche d'intérêt commun et des collaborations, 2. établir des synergies, 3. programmer un plan d'action (journées thématiques, école d'été, manifestations scientifiques, etc.) pour 2019.</p> <p>Les présentations de la journée :</p> <p>- Mesurer sur le vivant (Mustapha Nadi - IJL - UMR7198, Université de Lorraine-CNRS)</p> <p>Electronique organique et imprimée dans les objets connectés (Benoît Piro - ITODYS - UMR7086, Université Paris Diderot,)</p> <p>Architectures et traitements adaptés aux applications médicales : panorama et cas d'étude (Andrea Pinna - LIP6 - UMR7606, Sorbonne Université)</p> <p>Intérêt des objets connectés pour la gestion du risque cardiométabolique (Boris Hansel, MCU PH Bichat)</p> <p>Nombre de présentations / orateurs : 6</p> <p>Nombre de participants : 31 participants / 22 établissements dont 16 laboratoires CNRS et INSERM</p> <p>Retombées : journée thématique et école d'été en 2019</p> | | |
| 12/12/2018 | <p><i>JT – 2^{ème} JT Pédagogie des objets connectés</i></p> | <p><i>GdR SoC² Axe Objets Connectés</i></p> | <p><i>Paris – Sorbonne</i></p> |

| | | | |
|---|--|-----------------|---------------------------------------|
| | | <i>Club EEA</i> | <i>Université – Campus de Jussieu</i> |
| <p><i>Organisation : D. Chillet (IRISA), Gilles Despaux (Université Montpellier pour le Club EEA)</i></p> <p>Résumé : Après les SGBD-R et les outils d'architectures logicielles, nous vivons actuellement la troisième révolution numérique, qui est liée à l'IoT (Internet des objets) et au Big Data. L'IoT représente la nouvelle version du réseau internet où les connexions n'incluent pas uniquement les ordinateurs, mais aussi des objets de tout type, tels que les Smartphones, les téléviseurs, les voitures, les montres, les robots, etc. Ces objets connectés font partie intégrante de notre quotidien et leur déploiement dans notre environnement va se poursuivre de façon intense dans les prochaines décennies. Ce déploiement s'appuie sur le développement de l'ensemble des éléments de l'internet des objets, à savoir : les objets, les réseaux, des infrastructures, et les services associés. Dans l'ensemble de ces domaines, on observe une attente de compétences de la part des industriels pour consolider leurs équipes de recherche et développement. Parallèlement à cela, les établissements de formation ont bien évidemment anticipé cette évolution et ont d'ores et déjà étoffé leur offre de formation en proposant des parcours (diplômant ou non) sur ces thématiques. En particulier, au niveau national, l'offre de formation est très riche et elle couvre l'ensemble des aspects de cette chaîne de l'internet des objets.</p> <p>L'objectif de cette journée est de réunir la communauté académique qui propose de telles offres de formation, mais également la communauté académique et industrielle qui développe des méthodes, des outils, et des objets qui pourraient être utilisés dans ce contexte de formation. Cette journée se propose donc de faire le point sur l'enseignement de ces thématiques dans vos établissements autour d'exposés, de démonstrations et d'échanges de pratiques pédagogiques.</p> <p>Nombre de présentations / orateurs : 5</p> <ul style="list-style-type: none"> - Conception et réalisation d'objets connectés (CROC) (Fabrice Stal, ENSMM / FEMTO-ST) - Des Exemples de briques technologiques dans le cadre d'une application pour l'industrie du futur (Pascal Vriagnet, Université d'Orléans) - Conception et réalisation d'un outil pédagogique interactif Opisiame (Farouk Benmeddour, ENSIAME) - Evaluation des TP d'un cours sur la sécurité des objets connectés par l'utilisation des challenges de sécurité (Christophe Tilmant) - Présentation d'un projet étudiant de développement d'un (petit) objet connecté (Daniel Chillet) <p>Nombre de participants : 25 / 10 laboratoires / 10 lycées</p> <p>Retombées : Pour cette seconde édition, nous avons accueilli des enseignants du secondaire qui ont marqué un très fort intérêt à nos pratiques d'enseignements sur le domaine des objets connectés (approches, plateformes, thématiques, etc). Une demande particulière nous a été formulée concernant l'organisation d'une journée à destination des élèves de lycée. Compte tenu de l'intérêt marqué par la communauté, et du soutien du club EEA, nous envisageons l'organisation d'une 3^{ème} journée dans le courant de l'année 2019.</p> | | | |

Les actions d'animation ont également débouché sur deux sessions spéciales à des conférences internationales :

| | | | |
|--|--|--|-------------------------|
| 30/5/2018 | <i>Special session on Near-sensor computing ISCAS 2018</i> | <i>GdR Soc² GT Thème de l'année Near Sensor Computing</i> | <i>Florence, Italie</i> |
| <i>Organisation : K. Martin (Lab-STICC), D. Dallet (IMS)</i> | | | |

Near-sensor Computing Session

Session Type: Lecture
Session Code: C1L-I
Session Theme: Internet of Things (IoT)
Location: PA.1.3
Date & Time: Wednesday May 30, 2018 (08:15 - 09:45)
Chair: Kevin Martin,
 Dominique Dallet

● ● Papers are listed in the order they will be presented.

| Add To My Sched | Paper Id | Topic | Title/Author |
|--------------------------|----------------------|-----------------------|---|
| <input type="checkbox"/> | 2598 | 14.26 | Heterogeneous and Inexact: Maximizing Power Efficiency of Edge Computing Sensors for Health Monitoring Applications <i>Soumya Basu, Loris Duch, Miguel Peón-Quiros, David Atienza, Giovanni Ansaloni, Laura Pozzi</i> |
| <input type="checkbox"/> | 2642 | 14.26 | A Heterogeneous Cluster with Reconfigurable Accelerator for Energy Efficient Near-Sensor Data Analytics <i>Satyajit Das, Kevin Martin, Philippe Coussy, Davide Rossi</i> |
| <input type="checkbox"/> | 2677 | 14.26 | Hardware Platform of Analog-to-Information Converter Using Non Uniform Wavelet Bandpass Sampling for RF Signal Activity Detection <i>Michaël Pellissier, Gilles Masson, Laurent Ouvry, Luis Felipe Fonseca Dias, Marguerite Marnat</i> |
| <input type="checkbox"/> | 2682 | 14.26 | Computing in the Fog with Reconfigurable Gateways <i>Johan Laurent, Pascal Benoit, Loic Dalmasso, Thierry Gil</i> |
| <input type="checkbox"/> | 2729 | 14.26 | Low-Latency Image Acquisition and Processing with a Programmable Vision-System-on-Chip <i>Jens Döge, Christoph Hoppe, Andreas Reichel, Peter Reichel, Nico Peter, Holger Priwitz</i> |

08/10/2018

*Special session on IoT for Health Wellness and Personal Assistance
 VLSI SoC 2018*

GdR Soc² Axe Objets Connectés

Vérone, Italie

*Organisation : D.Chillet (IRISA) and O.Romain (ETIS),
 Chairman of the session : D. Chillet (IRISA)*

Résumé: This Special Session focused on recent advances in the development of embedded systems for health, wellness monitoring and personal assistance for any kind of persons, either suffering from a disease or not. The recent progress in wireless body sensor network, assistive and wearable technologies, in intelligent miniaturized sensors and actuators, cognitive sensors, powerful embedded processors, energy harvesting techniques, wireless communications, modeling of the energy, bio-medical signals, but also to perform complex processing and classifications of bio-medical information, often allowing a remote monitoring or interaction with medical personnel. This enables new or better systems not only in the traditional fields like medicine and surgery, but also in those related to ageing population or to personal well-being. This special session aimed discussing both on the design and implementation methodologies and technologies, as well as, the advanced applications and development of systems from the concept to its actual realization and validation. This special session followed a technical workshop organized in September 2017 about electrophysiology. Speakers of this workshop have been invited to submit a paper to this special session. In this matter, the initial discussions began in 2017, have been extended and the papers have been promoted in IEEEExplore.

Special session 1: IoT for health, wellness and personal assistance

Chair: Daniel Chillet (IRISA, France)

Room: Sala Ponchielli

11.00 - *Reza Ranjandish and Alexandre*

Schmid: Implantable IoT System for Closed-Loop Epilepsy Control based on Electrical Neuromodulation

11.20 - *Marc Souchaud, Pierre Jacob, Camille Simon-Chane, Aymeric Histace, Maurice Tchuente and Denis Sereno: Mobile Phones Hematophagous Diptera Surveillance in the field using Deep Learning and Wing Interference Patterns*

11.40 - *Julien LeKernec, Francesco Fioranelli, Shufan Yang, Jordane Lorandel and Olivier Romain: Radar for assisted living in the context of Internet of Things for Health and beyond*

12.00 - *Achraf Lamliah, Philippe Freitas, Mohamed-Moez Belhaj, Vincent Kerzerho, Fabien Soulier, Serge Bernard, Tristan Rouyer, Sylvain Bonhommeau and Jérémie Salles: A Hybrid Bioimpedance Spectroscopy Architecture for a Wide Frequency Exploration of Tissue Electrical Properties*

Nombre de présentations / orateurs : 4 / 4

Nombre de participants : 20-30 participants / ≈ 20 laboratoires

Retombées : Articles publiés dans IEEE Xplore



4.3. Bilan - Thème de l'année 2017-2018 "Near Sensor Computing"

Bilan - Thème annuel 2017-2018

« Near Sensor Computing »

GDR SoC²

Animateurs :

- Kevin MARTIN, UBS / Lab-STICC, kevin.martin@univ-ubs.fr
- Dominique DALLET, Bordeaux INP / IMS, dominique.dallet@ims-bordeaux.fr
- Daniel CHILLET, Inria/Irisa / Université de Rennes 1, daniel.chillet@irisa.fr
- François BERRY, Institut Pascal, francois.berry@uca.fr

1. Présentation

Le thème Near Sensor Computing a été proposé par le Copil du GDR lors du colloque de juin 2017. Il a pour but de fédérer des actions de recherche dédiées aux calculs embarqués au plus près du capteur. En effet dans de nombreux domaines d'applications, la quantité de données produites ne cesse de croître ce qui pose alors des questionnements sur les traitements de celles-ci, non seulement sur les types de traitement à réaliser, mais également sur la localisation de ces traitements. Si un traitement centralisé peut avoir du sens lorsque le volume de données est maîtrisé, il n'est plus tenable lorsque la quantité de données produites par les capteurs distribués explose (cas de l'IOT). Il faut alors envisager des traitements au plus proche de la source des données pour ne faire remonter vers un point centralisé que des informations sémantiques utiles à une prise de décision ou à un traitement global. C'est dans ce contexte que le concept du Near Sensor Computing (NSC) se développe et tente de répondre à cette problématique. Cette problématique n'est pas nouvelle pour certains domaines, on citera par exemple le cas des pré-traitements d'images réalisés par des rétines afin de soulager le processeur de certains travaux fastidieux et consommateurs de puissance de calcul.

Toutefois, les challenges liés à cette distribution des traitements sont nombreux puisqu'il s'agit de trouver le bon compromis entre la localisation des traitements et le coût des communications.

C'est donc dans ce contexte que s'est déroulé l'animation de ce thème annuel.

2. Actions d'animation

Compte tenu des délais pour démarrer l'animation de la communauté, nous avons proposé que le thème de l'année couvre 18 mois, au lieu de simplement 1 année. Cette animation s'est composée de 3 actions à savoir i) une journée thématique GDR SOC, ii) l'organisation d'une session spéciale à la conférence IEEE ISCAS et iii) une journée thématique conjointe avec le GDR ISIS.

Ce document fournit un résumé des actions réalisées et est complété par l'ensemble des compte-rendus des journées ainsi que par les documents liés à la gestion de la session spéciale

-Journée thématique le 8 novembre 2017: Cette journée avait pour objectif de rassembler un maximum de personnes travaillant à tous les niveaux de cet axe de recherche. L'appel à contributions était donc suffisamment large pour initier l'animation. Cette journée thématique a permis de mettre en évidence plusieurs axes de recherche que l'on peut sans aucun doute classer dans cette thématique large du Near Sensor Computing. Les présentations de cette journée ont abordé des travaux allant de propositions d'évolution du capteur lui-même pour lui apporter l'intelligence nécessaire aux traitements locaux des données en vue de ne remonter que les informations utiles vers un service plus général, à des travaux adressant la distribution des algorithmes au sein d'un réseau de capteurs en vue de profiter de la puissance de calcul locale disponible au sein des capteurs. Par ailleurs, les problématiques de conception de systèmes faible consommation, de systèmes reconfigurables, et de systèmes intelligents ont également été adressées. Elle a au final rassemblé une vingtaine de personnes autour de 7 présentations.

Le programme de la journée était le suivant :

- **Maher JRIDI**, ISEN Yncrea Ouest, VISION team, *SoC-based Near Sensor Computing for Wireless Communications in the Context of Internet of Multimedia Things*
- **Olivier BERDER**, équipe Irisa Granit, *Gestion de l'énergie dans les réseaux de capteurs multi-saut à récupération d'énergie : traitement distribué et protocole opportuniste*
- **Yohan RIOUAL**, Lab-STICC, *Environnement de simulation pour IoT faible consommation*
- **Antoine FRAPPE**, ISEN Lille, *Traitement de signal numérique en temps continu pour la reconnaissance vocale intégré en technologie 28nm FD-SOI CMOS*
- **Lobna BEN KHELIFA**, Institut Pascal, équipe Dream, *Réseau de caméras stupides ultra-distribué*
- **Karim BEN CHEHIDA**, Cea List, *Architectures embarquées pour du calcul complexe, low-power, proche capteur*
- **Ei Mehdi ABDALI**, Institut Pascal, équipe Dream, *Système embarqué de vision basé sur de la reconfiguration dynamique partielle de FPGA*

<http://www.gdr-soc.cnrs.fr/2018/01/12/journee-near-sensor-computing-8-novembre-2017/>

-Session spéciale à IEEE ISCAS 2018. Nous avons ciblé 5 potentiels intervenants qui ont répondu favorablement. Quatre intervenants académiques ont soumis un papier à cette session spécial. L'intervenant industriel n'a pas donné suite à la sollicitation. Cette session était dans la thématique IoT et animé par K. Martin.

Les interventions ont été les suivantes:

- Heterogeneous and Inexact: Maximizing Power Efficiency of Edge Computing Sensors for Health Monitoring Applications - Soumya Basu, Loris Duch, Miguel Peón-Quirós, David Atienza, Giovanni Ansaloni, Laura Pozzi
- A Heterogeneous Cluster with Reconfigurable Accelerator for Energy Efficient Near-Sensor Data Analytics - Satyajit Das, Kevin Martin, Philippe Coussy, Davide Rossi
- Hardware Platform of Analog-to-Information Converter Using Non Uniform Wavelet Bandpass Sampling for RF Signal Activity Detection - Michaël Pelissier, Gilles Masson, Laurent Ouvry, Luis Felipe Fonseca Dias, Marguerite Marnat
- Computing in the Fog with Reconfigurable Gateways - Johan Laurent, Pascal Benoit, Loic Dalmasso, Thierry Gil

-**Journée thématique le 9 novembre 2018**, conjointe avec le GDR ISIS (Thème C). Cette journée était ciblée sur le Near IMAGE sensor computing et a rassemblé 36 personnes de 22 laboratoires autour de 9 présentations, ce qui démontre l'engouement pour ce type de thématique. Cette journée a permis de se focaliser sur la problématique de l'imageur et/ou des caméras intelligent(e)s. Les présentations ont illustré des solutions liées à une meilleure captation de l'information avec des rétines ayant des fonctions de transfert logarithmiques, à des solutions architecturales innovantes pouvant traiter des flux vidéo très important et/ou avec un framerate très élevé, pour finalement arriver à des solutions algorithmiques permettant de produire des images HDR.

Le programme de la journée était le suivant :

- **Dominique GINHAC** - LE2I (Dijon), Architectures embarquées pour l'imagerie HDR en temps réel
- **Wissam Benjilali** - CEA LETI, On compressive sampling strategies for near image sensor decision making
- **Jonathan Bonnard** - DREAM, UCA, A novel multiview smart camera framework based on FPGA for deep learning
- **Stéphane CHEVOBBE** - CEA, Demonstration of a 3D stacked BSI vision chip
- **Jean Philippe DIGUET** - Lab-STICC Lorient, Self-Adaptive SoC for autonomous vehicles
- **Yang NI** - New Imaging Technologies, Multi-mode Logarithmic Sensor for Smart Vision Systems
- **Juliette LEHIR** - GeePs - Laboratoire de Génie électrique et électronique de Paris, Conception mixte d'un imageur intelligent intégré à traitements locaux massivement parallèles
- **Satyajit Das** - Lab-STICC Lorient, A 142MOPS/mW integrated programmable array accelerator for smart visual processing
- **Mathieu Thevenin** - Université Paris-Saclay, CEA IRAMIS SPEC, eISP, a fully programmable architecture for image and signal processing

<http://www.gdr-soc.cnrs.fr/2018/09/17/journee-thematique-near-image-sensor-computing/>

3. Retour d'expérience et recommandations

Au travers de cette courte section, nous proposons quelques conseils en termes de fonctionnement et d'organisation aux futurs "gentils organisateurs" du fameux "thème de l'année" ainsi qu'au COPIL du GDR.

En termes de lancement, proposer le thème et chercher simultanément des animateurs le jour du colloque n'est pas foncièrement une bonne chose pour deux raisons :

- des animateurs potentiels ne sont pas forcément présents le jour J,
- il peut être intéressant de laisser "mûrir" une équipe d'animation quelques mois en avance de phase.

Pour cela, nous proposons que le thème de l'année soit choisi aux environs du mois d'avril avec un appel à animateurs de manière à ce que le thème soit présenté pour le colloque de juin et que les animateurs soient d'ores et déjà identifiés. On pourrait également imaginer que les animateurs aient une pré-proposition d'animation au moment du colloque de juin.

En termes de fonctionnement, afin d'assurer une production et une animation minimale nous préconisons :

- l'organisation d'une journée thématique de lancement dans le premier semestre avec un spectre plutôt large.
- à l'issue d'une première journée d'échanges, les animateurs sont généralement en mesure d'identifier quelques challenges importants adressant des points particuliers du thème. L'objectif pourrait alors consister à planifier de nouvelles actions sous la forme de :
 - l'organisation d'une ou deux autres journées thématiques focalisant sur des points particuliers du thème de l'année ;
 - l'organisation d'un barcamp sur une durée plus longue ayant, par exemple, l'ambition de cartographier les acteurs sur ce thème annuel et de permettre l'émergence de collaborations entre équipes/laboratoires ;
 - l'organisation d'actions de valorisation des travaux de la communauté nationale au travers, par exemple, la proposition de session(s) spéciale(s) dans des conférences internationales reconnues dans le domaine.
 - le lancement d'une "Special Issue" dans une revue de référence

Une des résultats des actions d'animation sera obligatoirement une cartographie nationale de l'impact du thème.

ANNEXES

- Compte Rendu de la Journée thématique Near Sensor Computing GDR SoC², Date : 8 novembre 2017, Lieu : Paris, Cité Internationale Universitaire de Paris, Collège d'Espagne
- Compte Rendu de la Journée thématique Near Sensor Computing Co-organisation GDR Isis - GDR SoC², Date : 9 novembre 2018, Lieu : Paris, Cité Internationale Universitaire de Paris, Collège d'Espagne
- Proposition de Session spéciale ISCAS 2018

Compte Rendu de la Journée thématique Near Sensor Computing GDR SoC²

Date : 8 novembre 2017

Lieu : Paris, Cité Internationale Universitaire de Paris, Collège d'Espagne

La participation la journée a comptabilisé 15 personnes venant de 9 laboratoires différents.

Animateurs:

- Kevin MARTIN, UBS / Lab-STICC, kevin.martin@univ-ubs.fr
- Dominique DALLET, Bordeaux INP / IMS, dominique.dallet@ims-bordeaux.fr
- Daniel CHILLET, Inria/Irisa / Université de Rennes 1, daniel.chillet@irisa.fr
- François BERRY, Institut Pascal, francois.berry@uca.fr

Présents : 15 personnes

- Kevin MARTIN, UBS / Lab-STICC, kevin.martin@univ-ubs.fr
- Majer JRIDI, Isen - Brest, maher.jridi@isen.fr
- Yohann RIOUAL, UBS / Lab-STICC, yohann.rioual@univ-ubs.fr
- Dominique DALLET, Bordeaux INP / IMS, dominique.dallet@ims-bordeaux.fr
- Marie-Minerve LOUERAT, Lip6, marie.minerve.louerat@lip6.fr
- Olivier BERDER, Irisa / Université de Rennes 1, olivier.berder@irisa.fr
- Matthieu GAUTIER, Irisa / Université de Rennes 1, matthieu.gautier@irisa.fr
- Jordane LORANDEL, Etis : Université Cergy Pontoise, jordane.lorandel@u-cergy.fr
- Daniel CHILLET, Inria/Irisa / Université de Rennes 1, daniel.chillet@irisa.fr
- El Mehdi ABDALI, Université Clermont-Auvergne, el_mehdi.abdali@uca.fr
- Lobar BEN KHELIFA, Institut Pascal, loba.benkhelifa@gmail.com
- Karim BEN CHEHIDA, CEA List, karim.benchehida@cea.fr
- François BERRY, Institut Pascal, francois.berry@uca.fr
- Benoit LARRAS, ISEN Lille / IEMN, benoit.larras@yncrea.fr
- Antoine FRAPPE, ISEN Lille / IEMN, antoine.frappe@yncrea.fr

Le programme de la journée était le suivant :

- Maher JRIDI, ISEN Yncrea Ouest, VISION team, *SoC-based Near Sensor Computing for Wireless Communications in the Context of Internet of Multimedia Things*
- M.GAUTIER, équipe Irisa Granit, *Gestion de l'énergie dans les réseaux de capteurs multi-saut à récupération d'énergie : traitement distribué et protocole opportuniste*
- Yohan Rioual, Lab-STICC, *Environnement de simulation pour IoT faible consommation*
- Antoine FRAPPE, ISEN Lille, *Traitement de signal numérique en temps continu pour la reconnaissance vocale intégré en technologie 28nm FD-SOI CMOS*
- Lobna BEN KHELIFA, Institut Pascal, équipe Dream, *Réseau de caméras stupides ultra-distribué*
- Karim BEN CHEHIDA, Cea List, *Architectures embarquées pour du calcul complexe, low-power, proche capteur*

- El Mehdi ABDALI, Institut Pascal, équipe Dream, *Système embarqué de vision basé sur de la reconfiguration dynamique partielle de FPGA*

Résumé des présentations

- Antoine Frappé, *Traitement de signal numérique en temps continu pour la reconnaissance vocale intégré en technologie 28nm FD-SOI CMOS*
 - Ce travail s'intéresse aux techniques de traitement de signal numérique en temps continu et leur intérêt pour l'extraction de caractéristiques d'un signal audio au plus proche de la source, limitant de ce fait la complexité et la consommation des traitements numériques successifs cadencés par une horloge. Par exemple, un système très faible consommation de détection de voix dans un environnement bruité peut déclencher le réveil d'un système d'acquisition complet. Ce travail étant dans une phase préliminaire, la présentation se concentrera sur l'exposition du contexte, la mise en avant et le positionnement des techniques proposées, ainsi que les challenges associés à leur mise en œuvre dans un démonstrateur intégré en technologie 28nm FD-SOI CMOS.
- O.Berder, M.Gautier, *Gestion de l'énergie dans les réseaux de capteurs multi-saut à récupération d'énergie : traitement distribué et protocole opportuniste*
 - L'alimentation par récupération d'énergie est une technologie prometteuse pour assurer la viabilité à long terme des réseaux de capteurs sans fil. Pour être viable, un nœud doit adapter dynamiquement sa qualité de service (QoS) à l'énergie récoltée en utilisant un gestionnaire d'énergie (EM - Energy Manager). Dans un réseau en étoile, l'EM a pour objectif d'assurer la viabilité du réseau tout en maximisant le taux de génération de paquets. Dans le cas des réseaux multi-saut, en plus d'effectuer des mesures et d'envoyer les données ainsi obtenues vers un nœud central, chaque nœud est également un relai qui transfère les paquets des autres nœuds. Ainsi, l'énergie consommée par chaque nœud est partagée entre la génération de paquets et le relai des paquets des autres nœuds. Dans ce contexte, l'EM doit assurer conjointement la viabilité du réseau, l'équité entre les nœuds et la maximisation de la QoS. Un autre point clef dans la conception de l'EM est la localisation des traitements : l'EM pouvant être exécuté globalement (sur le nœud central par exemple) ou de manière distribuée sur chaque nœud. Une première étude, principalement théorique, propose un algorithme distribué pour définir les taux de génération de paquets des nœuds. Le problème de la gestion de l'énergie est formulé comme un problème d'optimisation convexe, avec une fonction d'utilité logarithmique. Le problème a ensuite été décomposé, en utilisant l'ADMM, en sous-problèmes plus petits qui peuvent être résolus en parallèle. Une seconde étude, plus pratique, propose un protocole opportuniste utilisant les wake-up radio ultra-faible consommation. Le gestionnaire d'énergie est exécuté localement dans la wake-up radio et un protocole permet de sélectionner de manière opportuniste le prochain relai, améliorant ainsi les performances globales du réseau.
- Yohan Rioual, *Environnement de simulation pour IoT faible consommation*

- La croissance des objets connectés entraîne une augmentation des données à transmettre. Or la transmission d'information représente la plus grande dépense d'énergie dans les réseaux de capteurs alors que seulement une partie des données transmises sont utiles. Pour limiter cette consommation, certains traitements peuvent être effectués directement sur le nœud qui transmettra uniquement le résultat de ces traitements. Néanmoins le traitement de l'information entraîne aussi une augmentation de la consommation énergétique de l'unité de calcul du nœud. Un challenge à relever est de trouver le bon compromis entre la localisation de ces calculs et le coût énergétique des communications. De plus l'environnement complexe dans lequel sont déployés les nœuds de capteur rend difficile une évaluation objective des performances des algorithmes de gestion énergétique. Nous présentons donc un environnement de simulation permettant de tester différentes approches de traitement de l'information en respectant les contraintes énergétiques des réseaux de capteurs outdoors autonomes et sans fils. Environnement de simulation pour IoT faible consommation

- Lobna Ben Khelifa, *Réseau de caméras stupides ultra-distribué*
 - Les réseaux de caméras intelligentes exigent généralement des caméras à très hautes performances avec de robustes traitements rendant le système énergivore. Dans ce travail, nous proposons de prendre le contre-pied des approches "caméras intelligentes" (smart caméras) en proposant un réseau de caméras stupides. Ces dernières sont définies par de très faibles capacités (faible résolution, possibilités de traitement minimales). La motivation principale de ce travail consiste donc à maximiser la redondance entre caméras en jouant sur leurs interactions. Ces interactions sont les réponses aux événements qui se produisent dans l'environnement comme la détection d'une cible par exemple. L'échange de prédictions estimées d'événements et le retour de ces informations permettent aux caméras de s'organiser et de proposer une perception de l'environnement différente. Cependant, cette redondance reste tout de même coûteuse en terme de communication au sein du réseau. Pour cela, la nécessité de traitement embarqué au sein de chaque capteur reste un impératif.

- El Mehdi ABDALI, *Système embarqué de vision basé sur de la reconfiguration dynamique partielle de FPGA*
 - Dans le contexte de la robotique aérienne, il est courant d'utiliser la vision comme moyen de perception pour le guidage. Cependant ce type de capteur nécessite un traitement qui ne peut pas être déporté au sol en raison des aléas liés à la communication. De plus, le système de vision embarqué doit aussi répondre aux fortes contraintes imposées par le drone en termes d'énergie, de poids et d'espace occupé. Dans ce travail, nous proposons d'utiliser une architecture de traitement basée sur un FPGA reconfigurable partiellement et dynamiquement. L'originalité de notre approche réside dans le fait que la reconfiguration sera opérée en fonction des données capteurs mais aussi de "l'état de santé" du système global. L'algorithme de traitement d'image utilisé est ici composé de trois modules: détection, suivi et

apprentissage permettant le tracking efficace de cibles mouvantes et/ou changeant d'apparence. Cet algorithme coûteux en ressources matérielles ne peut pas être complètement intégré dans le FPGA choisi. Pour cela, nous utilisons la DPR (Dynamic Partial Reconfiguration) afin de répondre à cette problématique.

- Karim BEN CHEHIDA, *Architectures embarquées pour du calcul complexe, low-power, proche capteur*
 - Contexte : Dans le contexte très général des systèmes cyber physiques (robotique, véhicules autonomes...) les imageurs intelligents incluant du traitement proche pixel efficace (en performance, consommation) proposent de nouvelles opportunités pour traiter efficacement les problématiques liées à la perception de leur environnement. Ils permettent entre autre de i) Pré-calculer et transmettre moins de données brutes et plus de données structurées au calculateur central (moins de bande passante, plus de sémantique) ; ii) Traiter et prendre des décisions (temps de réactivité très faible). Dans cette présentation, nous proposons de faire un retour sur quelques dispositifs élaborés au laboratoire L3A du CEA dont un imageur 3D avec une couche pixels CMOS très flexible en résolution, dynamique et vitesse pixel qui peut atteindre 380 fps en HD (1024x768) et une couche de traitement de 3072 processeurs qui exécute efficacement des kernels de base (filtrage, dilatation, érosion, gradient, histogramme...). Une ouverture sur le calcul sur données multi-capteur (stéréo...) est aussi présentée.
- Maher JRIDI, *SoC-based Near Sensor Computing for Wireless Communications in the Context of Internet of Multimedia Things*
 - This paper presents an algorithm/architecture and HW/SW co-designs for implementing a digital edge computing layer on a Zynq (multi-CPU/FPGA) platform in the context of Internet of multimedia things (IoMT). Traditional cloud computing is no longer suitable for applications that require image processing due to the cloud latency and privacy concerns. With edge computing, data are processed, analyzed, and encrypted very close to the device, which enable to secure data and act rapidly on connected things. The proposed edge computing system is composed of reconfigurable module to simultaneous compress and encrypt multiple images, along with wireless image transmission and display functionalities. A lightweight implementation of the proposed design is obtained by approximate computing of the discrete cosine transform (DCT) and by using a simple chaotic generator which enhance greatly the encryption efficiency. The deployed solution includes four configurations based on HW/SW partitioning in order to handle the compromise execution time, area, and energy consumptions. It is found with the experimental setup that by moving more component to hardware execution, a timing speedup of more than 9 times can be achieved with a negligible amount of energy consumption. The energy efficiency is then enhanced by a ratio of 7.7 times.

Conclusion de la journée

À plusieurs reprises, les intervenants ont souligné la difficulté à définir le critère de compromis permettant d'évaluer la répartition des calculs soit au plus près du capteur soit dans le cloud (au sens large). Toutefois, il semble clair que la définition de ce critère dépend fortement de l'application et notamment des besoins à transmettre une information plus ou moins complète vers un nœud central. Certaines applications peuvent en effet très bien se satisfaire d'une remontée d'information synthétique, alors que d'autres nécessitent une information plus précise pouvant conduire à transmettre le signal brute issu du capteur.

Les problématiques de l'éthique et de la vie privée ont été pointées sans que celles-ci ne soient plus développées durant cette première journée. De même, la problématique juridique a également été soulevée quant à la conservation ou non des informations permettant de lever des alertes. Il existe un antagonisme entre la conservation des informations visuels pour des raisons de preuves juridiques et du respect.

Les prochaines actions pour cet axe Near Sensor Computing ont été discutées. Il a été proposé d'organiser une journée commune avec le GDR ISIS en vue de poursuivre les échanges et les discussions sur la thématique de la vision et des caméras intelligentes. Cette journée devrait être organisée en début d'année 2018 (entre janvier et mars).

Il est également proposé d'organiser une journée sur le thème des architectures adaptatives pour le Near Sensor Computing. Cette journée devrait permettre de couvrir d'autres thématiques que celles du 8 novembre, en particulier des thématiques autour de la distribution des calculs (faisant peut être appel à la communauté des informaticiens du GDR) et également du calcul reconfigurable et du low power.

Compte Rendu de la Journée thématique Near Sensor Computing Co-organisation GDR Isis - GDR SoC²

Date : 9 novembre 2018

Lieu : Paris, Cité Internationale Universitaire de Paris, Collège d'Espagne

La participation la journée a comptabilisé **36** personnes venant de **22** laboratoires, instituts, entreprises différents.

Animateurs :

- Kevin MARTIN, UBS / Lab-STICC, kevin.martin@univ-ubs.fr
- Dominique DALLET, Bordeaux INP / IMS, dominique.dallet@ims-bordeaux.fr
- Daniel CHILLET, Inria/Irisa / Université de Rennes 1, daniel.chillet@irisa.fr
- François BERRY, Institut Pascal, francois.berry@uca.fr
- Gilles SICARD - CEA LETI - Grenoble, Gilles.SICARD@cea.fr

Personnes présentes :

- Jordane LORANDEL, Etis : Université Cergy Pontoise, jordane.lorandel@u-cergy.fr
- Wissam Benjilali (CEA - Direction de la Recherche Technologique)
- Andres Burbano (Systèmes et applications des technologies de l'information et de l'énergie)
- Stephen Busch (Mathematical and Algorithmic Sciences Lab - France Research Center, Huawei Technologies)
- Satyajit Das (Laboratoire des Sciences et Techniques de l'Information de la Communication et de la Connaissance)
- Axel Davy (Centre de Mathématiques et de Leurs Applications)
- Dominique Ginhac (Laboratoire Electronique Informatique et Image)
- Gaétan Hains (Mathematical and Algorithmic Sciences Lab - France Research Center, Huawei Technologies)
- Juliette Le Hir (SUPELEC Sciences des Systèmes)
- Maria Lepecq (CEA - Direction de la Recherche Technologique)
- Stéphane Mancini (Techniques de l'Informatique et de la Microélectronique pour l'Architecture des systèmes intégrés)
- Sébastien Martin (CEA - Direction de la Recherche Technologique)
- Daniel Menard (Institut d'électronique et de télécommunications de Rennes)
- Jean-François Nezan (Institut d'électronique et de télécommunications de Rennes)
- Dai Duong Nguyen (Systèmes et applications des technologies de l'information et de l'énergie)
- Laurent Pigois (Direction Générale de l'Armement)
- Valentin Rebiere (Laboratoire d'informatique de Paris 6)
- Gilles Sicard (CEA - Direction de la Recherche Technologique)
- Mohamed Ben Chouikha (Laboratoire d'électronique et électromagnétisme Sorbonne Université)
- Maxence Bouvier (CEA)
- Vincent Cantelli (MBDA - Senseurs)

- Elaine Crespo Marques ()
- Alix De Gouvello (CEA/DACLE/LIST/SCSN/L3A)
- Jean-Philippe Diguët (Lab-STICC)
- Anthony Kolar (GeePs - CentraleSupélec)
- Nilson Maciel ()
- Stéphane Meyer (MBDA)
- Mathieu Thevenin (CEA Saclay)
- Xun Zhang (Isep)

Inscrits - Membres du GdR

- Elias Barbudo (Laboratoire d'Informatique Gaspard Monge)
- Wissam Benjilali (CEA - Direction de la Recherche Technologique)
- Francois Berry (Institut Pascal)
- Andres Burbano (Systèmes et applications des technologies de l'information et de l'énergie)
- Stephen Busch (Mathematical and Algorithmic Sciences Lab - France Research Center, Huawei Technologies)
- Daniel Chillet (Institut de recherche en informatique et systèmes aléatoires)
- Dominique Dallet (Laboratoire de l'Intégration du Matériau au Système)
- Satyajit Das (Laboratoire des Sciences et Techniques de l'Information de la Communication et de la Connaissance)
- Axel Davy (Centre de Mathématiques et de Leurs Applications)
- Renaud Di Francesco (Heuristique et Diagnostic des Systèmes Complexes)
- Abdelhafid El Ouardi (Systèmes et applications des technologies de l'information et de l'énergie)
- Dominique Ginhac (Laboratoire Electronique Informatique et Image)
- Gaétan Hains (Mathematical and Algorithmic Sciences Lab - France Research Center, Huawei Technologies)
- Juliette Le Hir (SUPELEC Sciences des Systèmes)
- Maria Lepecq (CEA - Direction de la Recherche Technologique)
- Stéphane Mancini (Techniques de l'Informatique et de la Microélectronique pour l'Architecture des systèmes intégrés)
- Sébastien Martin (CEA - Direction de la Recherche Technologique)
- Kevin Martin (Laboratoire des Sciences et Techniques de l'Information de la Communication et de la Connaissance)
- Daniel Menard (Institut d'électronique et de télécommunications de Rennes)
- Ali Mohammad-Djafari (Laboratoire des signaux et systèmes)
- Jean François Nezan (Institut d'électronique et de télécommunications de Rennes)
- Dai Duong Nguyen (Systèmes et applications des technologies de l'information et de l'énergie)
- Laurent Pigois (Direction Générale de l'Armement)
- Valentin Rebiere (Laboratoire d'informatique de Paris 6)
- Gilles Sicard (CEA - Direction de la Recherche Technologique)

Inscrits - Non-membres du GdR

- Mohamed Ben Chouikha (Laboratoire d'électronique et électromagnétisme Sorbonne Université)

- Arnaud Bourge (STMicroelectronics)
- Maxence Bouvier (CEA)
- Vincent Cantelli (MBDA - Senseurs)
- Elaine Crespo Marques ()
- Alix De Gouvello (CEA/DACLE/LIST/SCSN/L3A)
- Jean-Philippe Diguët (Lab-STICC)
- Jacques Droulez (ISIR)
- Oliver Erdler (Sony Europe Ltd /Stuttgart Technology Center)
- Anthony Kolar (GeePs - CentraleSupélec)
- Nilson Maciel ()
- Stéphane Meyer (MBDA)
- Mathieu Thevenin (CEA Saclay)
- Xun Zhang (Isep)

Le programme de la journée était le suivant :

- **Dominique GINHAC** - LE2I (Dijon)
 - Architectures embarquées pour l'imagerie HDR en temps réel
- **Wissam Benjilali** - CEA LETI
 - On compressive sampling strategies for near image sensor decision making
- **Jonathan Bonnard** - DREAM, UCA
 - A novel multiview smart camera framework based on FPGA for deep learning
- **Stéphane CHEVOBBE** - CEA
 - Demonstration of a 3D stacked BSI vision chip
- **Jean Philippe DIGUET** - Lab-STICC Lorient
 - Self-Adaptive SoC for autonomous vehicles
- **Yang NI** - New Imaging Technologies
 - Multi-mode Logarithmic Sensor for Smart Vision Systems
- **Juliette LEHIR** - GeePs - Laboratoire de Génie électrique et électronique de Paris
 - Conception mixte d'un imageur intelligent intégré à traitements locaux massivement parallèles
- **Satyajit Das** - Lab-STICC Lorient
 - A 142MOPS/mW integrated programmable array accelerator for smart visual processing
- **Mathieu Thevenin** - Université Paris-Saclay, CEA IRAMIS SPEC
 - eISP, a fully programmable architecture for image and signal processing

Résumé des présentations

- **Dominique GINHAC - LE2I (Dijon)**
 - *Architectures embarquées pour l'imagerie HDR en temps réel*
 - Les caméras standard sont incapables de capturer la dynamique d'une scène naturelle. Malgré des performances sans cesse croissantes, les caméras standards ont des difficultés à capturer la dynamique d'une scène naturelle, entraînant inévitablement des zones saturées. L'imagerie à grande dynamique propose donc différentes techniques permettant de capturer une plus grande dynamique et ainsi obtenir de l'information pertinente dans les zones très sombres ou fortement éclairées de la scène. Pour obtenir la plus grande gamme dynamique de la scène, la technique classiquement utilisé est

l'acquisition successive de plusieurs images de la scène en faisant varier l'exposition. Cet ensemble d'images est ensuite combiné afin de produire l'image finale à grande dynamique. Si de nombreuses solutions algorithmiques ont été développées en particulier dans le cadre d'applications grand public de photo numérique, il existe peu de travaux à l'heure actuelle sur la conception matérielle de systèmes de vision dédiés capables de produire en temps réel du contenu à grande dynamique. Cette présentation aura pour objectif de présenter les travaux effectués par notre équipe sur le développement et la mise au point de plusieurs caméras intelligentes capables de capturer des vidéos grande dynamique. La mise au point de ces systèmes matériels et logiciels implique donc de mettre en place une démarche d'Adéquation Algorithme Architecture permettant d'adapter à la fois la chaîne de traitement d'images et le système matériel d'acquisition et de traitement permettant ainsi de tirer parti des possibilités d'acquisition de contenu à grande dynamique.

- **Wissam Benjilali**, William Guicquero, Gilles Sicard (CEA leti), Laurent Jacques (UCL) - **CEA LETI**
 - ***On compressive sampling strategies for near image sensor decision making***
 - We present some scenarios to address near sensor decision making based on Dimensionality Reduction (DR) techniques of high dimensional signals in the context of highly constrained hardware (eg., low power vision systems). The studied DR techniques are learned according to two alternative strategies: one whose parameters are learned in a compressed signal representation, as being achieved by random projections in a compressive sensing device, the other being performed in the original uncompressed signal domain. For both strategies, the inference is yet indifferently performed in the compressed domain with dedicated algorithm depending on the selected learning technique.
- **Jonathan Bonnard**, François Berry, Kamel Abdelouahab, Maxime Pelcat (DREAM Institut Pascal, Université Clermont Auvergne)
 - ***A novel multi view smart camera framework based on FPGA for deep learning***
 - In this work, we propose a multiple view smart camera. This device is made by several image sensors connected to a common FPGA-based processing unit. Obviously, these sensors can be synchronized (or not) and provided a non-conventional sequences of images. Moreover, a pre- processing is performed within each image sensors and all processed flows are merged on a larger processing unit. From this new device, we propose to split and reduce the conventional CNN. Indeed, we postulate that a multiple view of an object (or a scene) is a richer input for classification process. In this way, it could be feasible to reduce the deep learning network while keeping a good classification ratio.
- **Stéphane Chevobbe** (CEA LIST - Saclay)
 - ***Demonstration of a 3D stacked BSI vision chip***
 - We present a demonstration of a 3D stacked vision chip featuring in-focal-plane readout tightly coupled with flexible computing architecture for

configurable high speed image analysis. By using 3D stacking partitioning, our prototype benefits from backside illuminated pixels sensitivity, a fully parallel communication between image sensor and processing elements for low latency performances, while leaving enough room in the bottom tier to embed advanced computing features. We demonstrate the main characteristics of this chip :

- Low latency processing
- High flexibility processing
- Complex processing

by the execution of several complex functions like multi-instruction flow, edge detection and fast event detection.

- **Jean Philippe DIGUET - Lab-STICC Lorient**

- ***Self-Adaptive SoC for autonomous vehicles***

- Reconfigurable computing is solution to optimize the energy efficiency of embedded systems since it allows to dynamically select dedicated hardware accelerators according to the demand of applications. Small autonomous vehicles require high performances under strong SWaP constraints, however they also must be fully reliable so dynamic hardware reconfiguration must be validated. In the HPeC project we consider a multi-level approach that relies on a formal approach to meet this constraint. We propose an autonomic control architecture for self-adaptive and self-reconfigurable FPGA-based embedded systems. The control architecture is structured in three layers: 1) A mission manager including a decision part based on concurrent Markov Decision Process and diagnosis part based on Bayesian Networks (UAV, sensor and embedded system health + application QoS). 2) A reliable dynamic hardware reconfiguration (High-rate adaptation based on an automaton generated with controller synthesis tools). 3) A reconfigurable SoC based on Altera Cyclone V. The talk will present the different levels, the global strategy and and the UAV demonstrator.

- **Yang NI - New Imaging Technologies ?**

- ***Multi-mode Logarithmic Sensor for Smart Vision Systems***

- Logarithmic response permits to index the image signal directly to the scene contrast. This property gives stable scene representation, even under difficult illumination conditions. We have developed a logarithmic pixel design by using photodiode in solar-cell mode. This pixel design eliminates the strong Fixed Pattern Noise and image lag problems and gives image signal which can be directly used by image processing unit. This paper presents a 640x480-pixel multi-mode logarithmic sensor realized in 0.18um CMOS technology. The global architecture is composed of a 648x488-pixel array, a programmable timing generator and a 12-bit fast column ADC. The digital data are output in low voltage single end format. The pixel includes a solar-cell mode photodiode, a reset transistor, a buffer amplifier and also an analogue memory connected to a selectable bus driving buffer. The selected pixel line is fed to a 12-bit SAR column ADC. The converted digital data is stored in a RAM and scanned out by a horizontal shift register. The user programmable timing generator generates all the control signals to operate the pixel array in 3 different modes: 1) progressive readout mode (equivalent

to rolling shutter mode); 2) global shutter mode; 3) frame to frame differential mode and 4) background suppression mode. In progressive readout mode, the in-pixel memory is connected constantly to photodiode buffer amplifier. For each selected line, double readouts with reset transistor off and on remove the fixed pattern noise induced by the readout chain. A continuous video is provided. In global shutter mode, the image signal from solar-cell mode photodiode is sampled to the in-pixel memory before the frame readout. So the motion distortion is eliminated in this mode. These two modes are very similar to classic CMOS image sensors largely used in machine vision. The differential mode and the background suppression modes are unique in this sensor. When the sensor is configured in differential mode, each selected pixel line will be operated as following: the analogue memory is read at first, then the photodiode buffer amplifier's output is sampled to the analogue memory which is read again. The column ADC will convert the difference between these read results into digital data which represents the frame to frame change. A non-zero value will be generated when there is a change in the scene. The background suppression mode works in the following way: all the photodiodes are reset and then exposed to the scene. At the end of the exposure, photodiode outputs are sampled into the in-pixel memories. The image readout will be line by line based. When a line is selected, the analogue memory is read out at first and then the photodiode will be reset and exposed to the scene with a same duration as the initial global exposure. The photodiode signal is sampled to the analogue memory and read again. All these modes can be configured in a frame-to-frame base. The progressive and global shutter modes can be used to capture the image of scene. The differential mode generates an image which highlights the changes in a scene. This differential image can be used in various applications such surveillance, stereo vision, object counting, etc. Since it's realized inside the pixel, so neither extra computation power nor memory is needed. The background suppression mode can be used with a pulsed illumination to remove the static background. It can be used for remove the influence of ambient light in machine vision applications. A demo camera will be exposed during the forum in order to trigger fruitful discussion for smart vision systems and applications.

- **Juliette LEHIR - GeePs - Laboratoire de Génie électrique et électronique de Paris**
 - *Conception mixte d'un imageur intelligent intégré à traitements locaux massivement parallèles*
 - Transmettre de l'information pertinente en sortie de capteur tout en assurant une versatilité et une qualité d'image suffisantes ? C'est la problématique à laquelle ces travaux tentent d'apporter quelques réponses. l'imageur intelligent présenté ici intègre des prétraitements réalisés dès la matrice de pixels. Les calculs de type convolution spatiale ou détection de mouvement, sont distribués au niveau macropixel (groupe de pixels) et ont été adaptés à cette architecture (principe d'AAA). l'implémentation proposée de l'élément de calcul est en circuit à capacités commutées : analogique pour limiter la consommation en énergie et la surface occupée entre les pixels, mais

programmable grâce à un circuit numérique extérieur à la matrice pour garantir la versatilité du circuit. Une approche algorithmique par calcul approximé, validée en amont, a permis un dimensionnement minimisant sa surface. La matrice dessinée présente un facteur de remplissage de 28% et des simulations en vue extraite permettent d'atteindre de bons résultats de détection de contours ou de mouvement.

- **Satyjit Das - Lab-STICC Lorient**

- *A 142MOPS/mW integrated programmable array accelerator for smart visual processing*
- Due to increasing demand of low power computing, and diminishing returns from technology scaling, industry and academia are turning with renewed interest toward energy-efficient programmable accelerators. This paper proposes an Integrated Programmable-Array accelerator (IPA) architecture based on an innovative execution model, targeted to accelerate both data and control-flow parts of deeply embedded vision applications typical of edge-nodes of the Internet of Things (IoT). In this paper we demonstrate the performance and energy efficiency of IPA implementing a smart visual trigger application. Experimental results show that the proposed accelerator delivers 507 MOPS and 142 MOPS/mW on the target application, surpassing a low-power processor optimized for DSP applications by 6x in performance and by 10x in energy efficiency. Moreover, it surpasses performance of state of the art CGRAs only capable of implementing data-flow portion of applications by 1.6x, demonstrating the effectiveness of the proposed architecture and computational model.

- **Mathieu THEVENIN - Université Paris-Saclay, CEA IRAMIS SPEC**

- *eISP, a fully programmable architecture for image and signal processing*
- The implementation of a video reconstruction pipeline is required to improve the quality of images delivered by highly constrained devices. These algorithms require high computing capacities - several dozens of GOPs for real-time HD 1080p video streams. Today's embedded designs constraints impose limitations both in terms of silicon budget and power consumption - usually 2 mm² for half a Watt. The eISP architecture presented in this work is able to reach 188 MOPs/mW with 94 GOPs/mm² and 378 GOPs/mW using TSMC 65 nm integration technology. This fully programmable and modular architecture, has been built on an analysis of video processing algorithms. Synthesizable VHDL is generated taking into account different parameters, which simplifies the architecture sizing and characterization. The results obtained in this work are compared to the state-of-the-art architecture and evolution toward different forms of signal processing are drawn at the end of the presentation.

Conclusion de la journée

Cette journée dense avec 9 présentations a permis de balayer un spectre large des différents aspects du calcul proche des capteurs d'image. Ceux-ci sont bien sûr utilisés en numérisation des images, mais aussi pour les vidéos, et se situent à la frontière entre le monde analogique et le monde numérique. La diversité des

présentations et cette rencontre inhabituelle de communautés traditionnellement séparées ont donné lieu à de riches échanges, de nombreux transferts de connaissance et un partage d'expertise.

Il émerge des présentations et discussions de directions certaines vers des capteurs regroupant l'acquisition, le traitement, l'analyse et la prise de décision, nécessitant de réunir des compétences en technologie des composants, en architecture des systèmes numériques, et en algorithmique des traitements image et vidéo ainsi qu'en programmation. Les cas d'utilisation clairement identifiés incluent tout dispositif embarquant un capteur d'image : les drones, les caméras, les téléphones portables, appareils photo, etc.



Special Session Proposal

Near-Sensor Computing

1-Abstract

The coming era of internet of things is bringing new challenges in the embedded systems domain. The end-node devices require high performance and extreme energy efficiency to perform complex processing for data analytics as close as possible to the sensor. Near-sensor computing or near-sensor processing comes as a solution to fill the void between full raw data transmission and sparse analysed data gathered by the network controller. However, filtering and processing sensor outputs need math intensive computing and is thus power hungry. Near-sensor computing covers a large part of the data acquisition chain, from analog-to-digital converters to low-power embedded processing systems.

2-Rationale

The current era of internet of things or embedded healthcare devices leads to an ever increasing amount of data that need to be processed. The issue today is focused not only on the kind of processing to perform but also on the localisation of the processing step. A centralized process makes sense for a limited amount of data, but does not scale up with the boom of current connected devices. Transmitting raw data is energy consuming and exposed to data corruption. The huge latency between the connected device and the centralized system is also sometimes prohibitive (in case of real-time feedbacks for instance). Computing the data near the source is now foreseen in order to transfer to the centralised system some synthetic information useful for a decision or global process. The concept of near-sensor computing stands in this context.

This issue is well-known in several domains: for instance, the image processing near the sensor to offload heavy and tedious computing parts to dedicated hardware.

However, this issue is installing itself in many other scientific domains like wireless sensor networks, internet of things, healthcare devices, wearable sensors, where the best trade-off between computing and communication costs must be found under a very tight energy budget constraint. It's a kind of new partitioning problem with new arising challenges. The concept of near-sensor computing wraps together all the topics of circuits and systems traditionally addressed separately like Analog / Mixed Signal Circuits & Systems, Nano & Hybrid Systems, Communications Circuits & Systems, Power and Energy Circuits & Systems, Digital Circuits & Systems, Signal Processing, Sensory Circuits & Systems, which fits perfectly with the area covered by ISCAS. This emerging topic stands in the challenges arisen from Internet of Things.

The goal of this special session is to identify the requirements of near-sensor computing, the short-term challenges and present the current and state-of-the-art techniques to address this problem.

www.iscas2018.org



3-Proposed speakers

The foreseen speakers are indicated in bold.

1. **Kaivan Karimi** (formerly at Freescale/NXP, now at BlackBerry)

Mr Karimi can bring his industrial point of view around the role of sensor fusion in the Internet of Things, based on this [article](#). The talk will overview the requirements common to all IoT use cases with an emphasize on *layers of local embedded processing capability*.

2. **Soumya Basu**, Loris Duch, Giovanni Ansaloni, Miguel Peon, Laura Pozzi, and David Atienza

- Embedded Systems Laboratory (ESL), Ecole Polytechnique Federale de Lausanne (EPFL)
- Faculty of Informatics, Università della Svizzera Italiana, Lugano, Switzerland

Heterogeneous and inexact: maximizing the efficiency of edge computing sensors for bio-signal analysis

3. **Pascal Benoit**, Johan Laurent, Yohan Boyer, Thierry Gil

- LIRMM, UMR CNRS 5506, University of Montpellier, France

Flexible Gateways for Distributed Near-Sensor Computing in the Internet-of-Things

4. **Michaël Pelissier**, Luis Felipe Fonseca Dias, Marguerite Marnat, Gilles Masson, Laurent Ouvry

- CEA-LETI MINATEC, France

An RF Analog-to-Information hardware platform using Non-Uniform Wavelet Bandpass Sampling

5. **Satyajit Das**, Kevin Martin, Philippe Coussy, Davide Rossi

- DEIS, University of Bologna, Italy
- Univ. Bretagne-Sud, UMR 6285, Lab-STICC, F-56100 Lorient, France

A Heterogeneous Reconfigurable Cluster for Energy Efficient Near-Sensor Data Analytics

4-Biographies

Kevin J. M. Martin is an associate professor at Université Bretagne-Sud, France, in the Lab-STICC since 2011. He has received a M.S. in electrical and computer engineering in 2004 and a PhD in computer science in 2010 from the Université de Rennes, France. His research interests include system-level design and methodologies, custom processors, embedded multi-processor platforms, high-level synthesis, computer-aided design for SoCs and embedded systems.



ISCAS·2018

THE ART OF CIRCUITS & SYSTEMS

Dominique Dallet is a Full Professor of digital electronic design at the engineer school Bordeaux INP, ENSEIRB-MATMECA. He received the Ph.D. degree in electrical engineering from the University of Bordeaux, Talence, France, in 1995.

He was the Head of the Electronic Embedded System Department from 2010 to 2013. He is the Head of the Electronic Design group of the IMS Laboratory. Since 2015, he is the chairperson of the Technical Committee "Measurement of Electrical Quantities" – IMEKO TC4.

Dr. Dominique Dallet is doing his research at the IMS Laboratory (Laboratoire de l'Intégration du Matériau au Système), University of Bordeaux, Bordeaux INP, CNRS UMR 5218. His research activities are mainly focused on data converter (A/D – D/A) modelling and testing, parameter estimation, digital signal processing implementation in different targets (ASIC, FPGA), electronic design for the digital enhancement of analog and mixed electronic circuits (ADC, DAC, PA). He has authored over 200 papers in international and national journals or in proceedings of peer-reviewed international conferences, book chapters, and patents. He received as co-author the Istaván Kollár Award for the Best Paper Presented at the IMEKO-TC4 2016 Symposium, entitled "Accurate sine-wave frequency estimation by means of an interpolated DTFT algorithm".

Daniel Chillet is member of the Cairn team which is an Inria team located between Lannion and Rennes in France. He received the Engineering degree and the M.S. degree in electronics and signal processing engineering from University of Rennes 1, respectively, in 1992 and in 1994, the Ph.D. degree in signal processing and telecommunications from the University of Rennes 1 in 1997, and the habilitation to supervise Ph.D. in 2010. He is currently a Professor of electrical engineering at Enssat, engineering school of University of Rennes 1. Since september 2014, he is director of the master "Information and Communication Technology" of the University of Science and Technology of Hanoi. His research interests include memory hierarchy, optical network on chip, reconfigurable resources, real-time systems, and middleware. All these topics are studied in the context of MPSoC design for embedded systems. Low power design based on reconfigurable systems is one important topic and spatio-temporal scheduling, memory organization and operating system services have been previously addressed on several projects.

François Berry is full professor at the University of Clermont-Auvergne. He received his doctoral degree and "Habilitation" to supervise doctoral research in Electrical Engineering from the University of Blaise Pascal in 1999 and 2011, respectively. His PhD was on visual servoing and robotics at the Institut Pascal in Clermont-Ferrand. Since September 1999, he is member of the "Image, Perception Systems and Robotics group" within the Institut Pascal-CNRS. His research is focused on smart cameras, active vision, embedded vision systems and hardware/software co-design algorithms. He is in charge of a Masters in "Embedded System for Image and Sound processing" and is the head of the DREAM (Research on Embedded Architecture and Multi-sensor) team. He has authored and co-authored more than 60 journal, conference and workshop papers. He has also led several research projects (Robea, ANR, Euripides) and has served as a reviewer and a program committee member. He was co-founder of the Workshop on Architecture of Smart Camera (WASC); the Scabot (Workshop in conjunction with IEEE IROS) and also the startup WISP.

www.iscas2018.org





4.4. Fiche d'aide à l'organisation d'une journée thématique (février 2018)

Fiche d'aide à l'organisation
d'une **Journée Thématique**

du
Groupement de Recherche en
System On Chip, Systèmes embarqués et Objets
Connectés
(SoC²)

GdR - 2995

<http://www.gdr-soc.cnrs.fr/>

Février 2018

Cette fiche se veut une **aide à l'organisation d'une Journée Thématique (JT) pour le GdR**. Elle propose les grandes lignes qui peuvent/doivent être adaptées en fonction du contexte et du besoin.

1. Proposer une thématique pour la journée

La proposition d'une journée thématique est aisée mais doit être anticipée afin de préparer le programme du GdR. Ainsi une JT doit être proposée auprès des responsables d'axes du GDR en fonction de ces objectifs et thématique.

Au delà de la thématique même de la journée, il est bon d'avoir un objectif clair. Les objectifs principaux sont :

- **Etat de l'art** : la journée souhaite présentée les dernières nouveautés sur une thématique précise. Elle est principalement basée sur des présentations de spécialistes du domaine. Une partie présentation de doctorants ou jeunes docteurs (postdocs, ATER, MCF, CR) peut être un plus lors de ces JT.
- **Nouvelle thématique** : L'émergence d'une nouvelle thématique peut être le résultat d'une avancée ou d'une rupture technologique, ou du croisement de communautés différentes. L'objectif d'une telle journée est de faire un point scientifique et de faire discuter la/les communauté(s) intéressés, pour éventuellement conduire à la proposition d'un nouveau GT au sein d'un axe ou inter-axe.
- **Émergence de projet** : L'objectif clair est ici de monter des consortiums pour répondre à de futurs appels à projet. Avec moins de présentations, l'objectif est davantage orienté vers la présentation des activités des différentes équipes.

Une JT réussie ne prévoit pas trop de présentations – en effet, cela permet de laisser du temps aux questions ou aux discussions.

La journée peut être organisée sous l'égide de différentes organisations (inter-GdR par exemple) mais **le GdR SoC² doit être impliquée dans l'organisation**. Il ne doit pas être juste une source complémentaire de financement.

Pour l'organisation de la journée, il suffit d'envoyer un **email aux responsables d'axe du GdR** avec les éléments suivants :

- la thématique de la journée
- son objectif
- une estimation du nombre de participants
- la période souhaitée pour cette organisation
- (s'il existe) un premier projet de programme

Les responsables d'axe se chargeront de transmettre la demande à la direction du GdR et au comité d'animation pour validation.

2. Trouver un lieu

Le GdR préconise l'organisation de JT à Paris, dans les locaux de Sorbonne Université Paris VI, pour **privilégier la facilité d'accès au plus grand nombre de participants intéressés**. Dans ce cas, Bertrand Granado (bertrand.granado@upmc.fr) se charge de la **réservation d'une salle** pour le GdR. Les salles étant très occupées, cela peut décaler la période d'organisation de la journée.

Les journées peuvent bien évidemment être organisées ailleurs qu'à Paris, mais dans ce cas c'est à l'organisateur de s'occuper de **trouver un lieu et de réserver une salle**.

Le budget du GdR ne permet pas d'envisager la location du lieu.

3. Préparer les missions des orateurs

Le GdR **prend en charge systématiquement les missions des orateurs académiques** pour les journées de type Etat de l'art et Nouvelle thématique, et si nécessaire les missions des organisateurs également. Dans ce cadre, il convient d'organiser au plus vite le voyage des orateurs invités. Cette organisation est à la charge de l'organisateur de la journée. Il doit pour ce faire contacter Patricia Dufaut (patricia.dufaut@ec-lyon.fr), **chargée de la gestion administrative des missions du GdR**.

4. Organiser le repas

Le GdR prend en charge les repas et les pauses café de tous les participants à une JT.

Pour les repas sur Paris, les choix sont :

- soit un repas au restaurant administratif
- soit un buffet dans une salle dans les locaux de Jussieu

Le contact au CROUS est Christophe Bro (christophe.bro@crous-paris.fr). Il convient de le contacter au plus vite avec un nombre estimatif de participants ainsi que la date de la journée pour qu'il puisse **établir un devis**. Ce devis est à envoyer alors à Patricia Dufaut (patricia.dufaut@ec-lyon.fr) pour **établir le bon de commande**. La difficulté est ici d'estimer le nombre de participants.

Il est également possible de demander un devis au CROUS pour les pauses café.

Pour les repas ailleurs, c'est à l'organisateur de demander le devis à la personne compétente et de vérifier que le prestataire accepte les bons de commande. Le bon de commande est toujours à faire réaliser auprès de Patricia Dufaut (patricia.dufaut@ec-lyon.fr).

5. Administrer la journée

Une fois organisée, vous devrez diriger la journée bien sûr mais aussi **l'annoncer**. Pour ce faire nous vous demandons :

- d'envoyer un **email d'annonce** à Patrick Girard (patrick.girard@lirmm.fr) pour diffusion dans le bulletin hebdomadaire d'informations du GdR d'une part
- de **poster l'événement sur le site web du GdR** (<http://www.gdr-soc.cnrs.fr/proposer-une-reunion/>) d'autre part

A la fin de la réunion et dans la semaine qui suit il est également nécessaire de **poster un court compte-rendu** sur la journée (<http://www.gdr-soc.cnrs.fr/proposer-un-compte-rendu/>) incluant :

- le nombre de participants et de laboratoires/entreprises représentés
- les noms des participants et les informations associées (emails et affiliations)
- les conclusions de la journée
- les retombées éventuelles (programmation d'autres actions d'animation sur le même thème, montage de projets, organisation de sessions dans des conférences ...)

4.5. Classement des revues et des conférences (juin 2018)



GdR SoC²

**System On Chip, Systèmes embarqués et
Objets Connectés**

Classement des revues et des conférences

Juin 2018

Introduction

Ce document a pour objectif d'apporter un éclairage sur le contexte des publications dans le domaine de la conception des systèmes sur puce (SoC) et les systèmes embarqués en répertoriant et en classant les principales revues et conférences du domaine.

Le domaine des systèmes sur puce est en effet relativement récent, se situant à la frontière des disciplines traditionnelles de l'électronique, de l'informatique, de la physique et des mathématiques. De plus, il est fortement caractérisé par une évolution permanente pour traiter les problématiques issues de secteurs applicatifs à large spectre, tout en suivant les niveaux d'intégration technologique et de complexité de ces systèmes sur puce. L'importance des enjeux socio-économiques conduit à une association très poussée entre les mondes académique et industriel, et par conséquent à un contexte de valorisation scientifique riche et complexe à exploiter. D'une part, l'originalité d'une approche à elle seule ne suffit pas pour entrer dans les critères de recevabilité à la fois scientifiques et pragmatiques des plus grands journaux et conférences, cela engendre également des développements logiciels et matériels très coûteux ; c'est-à-dire qu'il est également nécessaire de démontrer et de quantifier les améliorations obtenues au niveau des performances par rapport à l'état de l'art, ainsi que l'applicabilité de l'approche dans le contexte des technologies couramment utilisées. D'autre part, les étroites collaborations avec les acteurs industriels peuvent conduire à une politique de protection de propriété intellectuelle incompatible avec une politique agressive de valorisation scientifique publique. Ainsi la recherche dans ce domaine est orientée plutôt vers une recherche expérimentale et appliquée plutôt que vers une recherche totalement exploratoire.

Ces caractéristiques spécifiques sont souvent peu comprises en dehors du domaine, une situation qui peut conduire à des erreurs d'appréciation sur l'effort de recherche à sa juste valeur des acteurs du domaine, en particulier dans des contextes où les sciences et les techniques de l'information n'occupent pas une place forte. Le GdR SoC² (System On Chip, Systèmes embarqués et Objets Connectés), réunissant 47 laboratoires et plus de 600 permanents en France, s'est saisi de la question pour établir une liste des principales publications (revues et conférences) et d'en établir un classement objectif et rigoureux. Cette liste a été compilée et consolidée par Patrick Girard (DR CNRS) et Olivier Sentieys (PR Univ Rennes), sur la base des classements effectués en amont des évaluations HCERES des plus gros laboratoires relevant de ce GdR. Cette liste et ce document ont ensuite été validés par le Comité de Pilotage du GdR et sa direction.

La dimension quantitative, que ce soit pour les revues avec la prise en compte d'indicateurs tels que le facteur d'impact (IF) ou le h-index (Google Scholar), ou pour les conférences avec le taux d'acceptation (sélectivité), le h-index (Google Scholar) ou l'audience (incontournabilité), a été combinée avec la dimension qualitative en faisant appel à l'expertise et à la connaissance des revues et des conférences par l'ensemble des membres du comité de pilotage du GdR SoC². En effet, même si l'on observe généralement une forte corrélation entre les informations données par les indicateurs bibliométriques et la réalité en ce qui concerne la qualité d'une revue ou d'une conférence, plusieurs analyses portant sur ces indicateurs dénoncent leurs limites, les principales étant que ces indicateurs sont compilés avec des outils logiciels (ISI Web of Knowledge, Scopus, Harzing, Google Scholar, etc.) encore imparfaits et avec une couverture parfois faible de certains domaines, qu'ils pénalisent les revues ou conférences jeunes et en devenir, ainsi que les domaines émergents.

Pour les revues, cette évaluation doit permettre de déterminer un classement de l'impact, tout en dissociant les revues au cœur du domaine SoC² des revues dans des domaines connexes. L'impact d'une revue tient à sa qualité, à sa notoriété mais qualifie aussi sa capacité à présenter des travaux du plus haut niveau scientifique, les plus innovants, les plus fondateurs, les plus "opinion leaders" ou qui font sauter des verrous scientifiques. Par ailleurs, il est avéré que la communauté SoC² française participe très activement à de nombreuses conférences internationales avec actes et comité de lecture, comme cela est souvent le cas en informatique. Certaines de ces conférences sont très sélectives, avec des taux d'acceptation équivalents voire plus faibles que ceux des meilleures revues. L'impact des publications y est donc souvent proche de celui des articles de revue internationale, la préférence des chercheurs pour ce média s'expliquant par des délais plus courts de relecture et par le fait que la présence à ces événements est devenue quasiment incontournable. Une démarche analogue à celle des revues est donc proposée pour les conférences internationales.

Ce document a donc une vocation publique, dont les objectifs sont principalement :

- de fournir aux chercheurs, et en particulier aux plus jeunes, un guide pour les aider dans leur stratégie de publication, en indiquant les revues et conférences stratégiquement les plus pertinentes en termes d'évaluation ;
- de fournir à la direction des départements INS2I et INSIS du CNRS un outil pour faciliter ses évaluations internes et le dialogue avec les autres communautés ;
- d'aider les différents comités scientifiques, nationaux (CoNRS, CNU, AERES), régionaux et locaux, dans leur évaluation des chercheurs et enseignants-chercheurs menant leur recherche dans le domaine SoC².

Sur ce dernier point, les rédacteurs de cette note insistent sur le fait que l'évaluation des chercheurs doit être conduite par des experts compétents et indépendants. Ils sont bien conscients des limites de l'exercice, notamment en ce qui concerne l'impossibilité de construire une liste pérenne et exhaustive, mais ils espèrent que cette note apportera un éclairage complémentaire sur la qualité de la production scientifique d'un chercheur dans le domaine SoC².

Une première version de ce document a été établie en 2014. Des mises à jour régulières ont été faites et une nouvelle version du document a été finalisée en juin 2018, notamment après intégration d'une partie de la communauté de l'ex GdR ASR (Architecture Systèmes et Réseaux) : temps réel et une partie architecture et compilation associée historiquement à ASR.

Méthodologie

Ce document propose plusieurs listes de revues internationales à comité de lecture et de conférences internationales avec actes et comité de lecture, connues et reconnues par la communauté scientifique française du domaine SoC².

Pour les **revues**, deux listes ont été établies :

- les **Revue Internationale à Comité de Lecture (RICL) d'excellent niveau**, qui ont en général un IF supérieur à 1, et qui sont jugées comme ayant un impact majeur ;
- les **RICL de bon niveau**, qui ont un IF inférieur à 1, mais qui sont jugées comme ayant un impact significatif.

Toutes ces revues ont bien sûr un éditeur reconnu et un numéro ISSN. Par ailleurs, dans chacune des listes, les revues qui relèvent purement du domaine SoC² ont été séparées de celles qui relèvent de domaines connexes (e.g. traitement du signal, communications numériques, cryptographie), représentant la variété des domaines servant à la construction des SoC² ainsi que la diversité des applications les utilisant. Néanmoins, il faut signaler le caractère forcément incomplet de ces listes, et noter que la liste des revues de ces domaines connexes n'est pas exhaustive. Enfin, quelques revues récentes, sans facteur d'impact mais considérées comme ayant un fort potentiel, ont été recensées et reportées dans la deuxième liste.

Pour les **conférences**, trois listes ont été établies, en se basant principalement sur le taux d'acceptation. Le *taux d'acceptation* est égal au rapport du nombre de papiers acceptés sur le nombre de papiers soumis ; plus le taux est faible, plus la conférence peut être considérée comme sélective. Ce taux d'acceptation se base soit sur des informations obtenues directement lors de participation à des comités de programme de ces conférences, soit sur des sites référençant ces taux, généralement par domaine. Un autre critère objectif est le h-index de la conférence qui permet de mesurer les citations des articles qui y sont publiés. Un h-index élevé correspondra à une conférence ayant un fort impact dans sa communauté. Les trois listes établies sont les suivantes :

- les **Conférences Internationales avec Actes et Comité de Lecture (CIACL) de rang A+**, qui ont un taux d'acceptation inférieur à 25% et des actes publiés par un éditeur reconnu avec ISBN. Ces CIACL correspondent à des conférences extrêmement sélectives, qui peuvent être soit généralistes, soit spécialisées, et qui constituent des événements incontournables qui rythment la vie scientifique de la communauté.
- les **CIACL de rang A**, qui ont un taux d'acceptation compris entre 25% et 40%, et des actes publiés par un éditeur reconnu avec ISBN. Ces CIACL correspondent à des conférences suffisamment sélectives pour leur assurer une reconnaissance de premier plan par la communauté. Elles peuvent être soit généralistes, soit spécialisées.
- les **CIACL de rang B**, qui ont un taux d'acceptation supérieur à 40%, et des actes publiés par un éditeur reconnu avec ISBN. Ces CIACL correspondent à des conférences de bonne tenue mais moins sélectives. Elles peuvent être soit généralistes, soit spécialisées.

Comme pour les revues, dans chacune des listes, les CIACL qui relèvent purement du domaine SoC² ont été séparées de celles qui relèvent de domaines connexes.

Comme indiqué en préambule, cette classification des CIACL prend en compte plusieurs données en plus du taux d'acceptation :

- *l'audience*, mais cette donnée ne peut être exploitée si elle n'est pas associée à la couverture thématique : une conférence généraliste comme DAC attire 5000 personnes, c'est-à-dire 10 à 20 fois plus qu'une conférence monothématique ;
- le *format de la conférence* (qui détermine aussi l'audience) : nombre de sessions en parallèle, durée des exposés ;
- sa *notoriété*, qui est certes un critère subjectif, et qui se construit entre autres sur la renommée scientifique des membres du comité de programme et la qualité du processus de sélection ;
- le *processus de sélection* : sur article complet avec plusieurs relectures ou sur résumé ;
- la *qualité des actes* : certaines conférences ont des processus d'évaluation proches de ceux mis en œuvre dans les revues et sélectionnent les meilleurs articles pour éditer ensuite un numéro spécial de revue ;
- le *nombre de citations d'articles* des actes d'une conférence, mais ce facteur d'impact n'est pas disponible comme celui des revues ;
- le *parrainage d'une société savante* : les conférences parrainées par certaines sociétés savantes comme IEEE, IFIP ou ACM, respectent habituellement plusieurs critères de qualité.

Observations

Pour l'ensemble des données fournies dans chaque liste, on peut observer qu'il y a une corrélation assez bonne entre IF et h-index pour les revues, et entre h-index et taux d'acceptation pour les conférences.

Toutes les listes établies devront naturellement être mises à jour régulièrement (tous les 2 ans) en fonction des évolutions de la discipline. Toute remarque ou suggestion sera étudiée et prise en compte dans l'élaboration de la prochaine actualisation.

Sources Bibliographiques

Références ayant permis de relever les h-index (pour les revues et les conférences) et les IF (pour les revues)

- [1] Google scholar metrics, http://scholar.google.com/citations?view_op=search_venues&vq=iet&hl=en
- [2] SJR, <http://www.scimagojr.com/journalsearch.php>
- [3] ISI Web of Knowledge, <http://admin-router.webofknowledge.com/?DestApp=JCR>

Références permettant d'obtenir des informations sur les taux d'acceptation ou les facteurs d'impact

- [4] Big List of VLSI, Signal Processing, etc. Conferences, Journals, and Magazines, <http://www.ece.ucdavis.edu/vcl/misc/conferences.html>
- [5] Networking Conferences Statistics, <http://www.cs.ucsb.edu/~almeroth/conf/stats/>
- [6] Top Crypto and Security Conferences Ranking, <http://icsd.i2r.a-star.edu.sg/staff/jianying/conference-ranking.html>
- [7] Computer Science Conferences - Acceptance Rates, Statistics, <http://ppadala.net/conferences>

[8] CORE Computer Science Conference Rankings, <http://www.gianvecchio.com/tier-conf-final2007.html>

Définitions

Le *facteur d'impact* relatif, noté IF pour "impact factor", d'une revue calculé à l'année n est le ratio entre le nombre de citations durant l'année n d'articles de la revue parus dans les années $n-1$ et $n-2$ et le nombre total d'articles publiés pendant ces deux années dans cette revue.

Un scientifique a un indice h (*h-index*) si h de ses N_p articles ont chacun au moins h citations, et les autres $(N_p - h)$ articles ont au plus h citations chacun.

Une conférence ou une revue a un indice h (*h-index*) si h de ses articles sont cités au moins h fois.

Le *h5-index* d'une conférence ou une revue est le h -index des articles publiés dans les cinq dernières années, c'est à dire h articles publiés dans la période 2007-2011 et cités au moins h fois.

| Intitulé Complet | Sigle | Société savante | Editeur | Ancienneté | h5-index (scholar) | IF |
|--|---------|-----------------|----------|------------|--------------------|-------|
| Reuves Internationales avec Comité de Lecture (RICL) d'excellent niveau | | | | | | |
| Domaine SOC2 | | | | | | |
| Proceedings of IEEE | | IEEE | IEEE | 1913 | 83 | 9,237 |
| ACM Transactions on Computer Systems | TOCS | ACM | ACM | 1983 | - | 5,045 |
| IEEE Journal of Solid State Circuits | JSSC | IEEE | IEEE | 1966 | 68 | 4,181 |
| IEEE Transactions on Parallel and Distributed Systems | TPDS | IEEE | IEEE | 1990 | 78 | 4,181 |
| IEEE Transactions on Emerging Topics in Computing | TETC | IEEE | IEEE | 2013 | 27 | 3,826 |
| IEEE Transactions on Circuits and Systems: for Video Technology | TCSVT | IEEE | IEEE | 1991 | 54 | 3,599 |
| IEEE Electron Device Letter | EDL | IEEE | IEEE | 1980 | 55 | 3,048 |
| ACM Transactions on Programming Languages and Systems | TOPLAS | ACM | ACM | 1979 | - | 3,033 |
| IEEE Transactions on Biomedical Circuits and Systems | TBioCAS | IEEE | IEEE | 2007 | 36 | 2,937 |
| IEEE Transactions on Dependable and Secure Computing | TDSC | IEEE | IEEE | 2004 | 38 | 2,926 |
| IEEE Transactions on Computers | TC | IEEE | IEEE | 1968 | 56 | 2,916 |
| IEEE Transactions on Reliability | | IEEE | IEEE | 1963 | 38 | 2,79 |
| IEEE Transactions on Electron Devices | ED | IEEE | IEEE | 1963 | 55 | 2,605 |
| IEEE Journal on Emerging and Selected Topics in Circuits and Systems | JETCAS | IEEE | IEEE | 2011 | 30 | 2,542 |
| IEEE Transactions on Circuits and Systems I | TCAS-I | IEEE | IEEE | 1952 | 50 | 2,407 |
| Real-Time Systems | RTSJ | | Springer | 1989 | 21 | 2,2 |
| Journal of Real-Time Image processing | JRTIP | | Springer | 2006 | 21 | 2,01 |
| EURASIP Journal on Advances in Signal Processing | JASP | EURASIP | Springer | 2001 | 30 | 1,961 |
| IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems | TCAD | IEEE | IEEE | 1982 | 35 | 1,942 |
| IEEE Micro | Micro | IEEE | IEEE | 1981 | 28 | 1,933 |
| Journal of Parallel and Distributed Computing | JPDC | | Elsevier | 1984 | 37 | 1,93 |
| IEEE Transactions on Very Large Scale Integration (VLSI) Systems | TVLSI | IEEE | IEEE | 1993 | 46 | 1,698 |
| IEEE Transactions on Circuits and Systems II | TCAS-II | IEEE | IEEE | 1952 | 36 | 1,66 |
| ACM Transactions on Architecture and Code Optimization | TACO | ACM | ACM | 2004 | 27 | 1,636 |
| Journal of Systems Architecture | JSA | Euromicro | Elsevier | | 23 | 1,579 |
| International Journal on Circuit Theory and Applications | | | Wiley | | - | 1,571 |
| IEEE Computer Architecture Letters | CAL | IEEE | IEEE | 2002 | 19 | 1,397 |
| Microelectronics Reliability | MJ | | Elsevier | 1962 | 39 | 1,371 |
| ACM Transactions on Embedded Computing Systems | TECS | ACM | ACM | 2002 | - | 1,367 |
| IEEE Design & Test of Computers | D&T | IEEE | IEEE | 1984 | 19 | 1,366 |
| Parallel Computing | PARCO | | Elsevier | 1884 | 27 | 1,362 |
| The Journal of Supercomputing | | | Springer | 1987 | 38 | 1,326 |
| IEEE Transactions on Nuclear Science | TNS | IEEE | IEEE | 1954 | 35 | 1,171 |
| Microelectronics Journal | MJ | | Elsevier | 1969 | 22 | 1,163 |
| International Journal of Parallel Programming | | | Springer | 1972 | 17 | 1,156 |
| Electronics Letters | EL | IET | IET | 1965 | 42 | 1,155 |
| International Journal of Electronics and Communications | IJEC | | Elsevier | 2001 | 27 | 1,147 |
| IET Circuits, Devices, and Systems | IETCDS | IET | IET | 1994 | 12 | 1,092 |
| Microprocessors and Microsystems | MICRO | | Elsevier | 1977 | 18 | 1,025 |
| Integration, The VLSI Journal | IVLSI | | Elsevier | 1983 | 16 | 1 |
| Autres domaines connexes (liste non exhaustive) | | | | | | |
| IEEE Transactions on Pattern Analysis and Machine Intelligence | TPAMI | IEEE | IEEE | 1979 | 114 | 8,329 |
| IEEE Journal on Selected Areas in Communications | JSAC | IEEE | IEEE | 1983 | 83 | 8,085 |
| IEEE Transactions on Wireless Communications | WC | IEEE | IEEE | 2002 | 92 | 4,951 |
| Pattern Recognition | PR | PR | Elsevier | 1968 | 158 | 4,582 |
| IEEE Transactions on Information Forensics and Security | | IEEE | IEEE | 2006 | 67 | 4,332 |
| IEEE Transactions on Signal Processing | TSP | IEEE | IEEE | 1953 | 87 | 4,3 |

| | | | | | | |
|---|-----------|-----------|----------|------|----|-------|
| IEEE Transactions on Vehicular Technology | TVT | IEEE | IEEE | 1967 | 72 | 4,066 |
| IEEE Transactions on Communications | TCOM | IEEE | IEEE | 1972 | 71 | 4,058 |
| IEEE Transactions on Biomedical Engineering | TBE | IEEE | IEEE | 1953 | 64 | 3,577 |
| Journal of Neural Engineering | | | IOP | 2004 | 48 | 3,465 |
| ACM Transactions on Mathematical Software | TOMS | ACM | ACM | 1975 | 28 | 3,275 |
| IEEE Transactions on Software Engineering | TSE | IEEE | IEEE | 1975 | 52 | 3,272 |
| Signal Processing | SP | EASP | Elsevier | 1979 | 56 | 3,11 |
| IEEE Transactions on Neural Networks | TNN | IEEE | IEEE | 1990 | 75 | 2,952 |
| Sensors | SENSORS | | MDPI AG | 2001 | 78 | 2,677 |
| Digital Signal Processing | DSP | | Elsevier | 1991 | 34 | 2,337 |
| ACM Transactions on Sensor Networks | TOSN | ACM | ACM | 2005 | 28 | 2,322 |
| Journal of Applied Physics | | AIP | AIP | 1931 | 77 | 2,068 |
| Comptes Rendus Physique | CR PHYS | Acad. Sc. | Elsevier | 2002 | 27 | 2,048 |
| Machine Vision and Applications | MVA | | Springer | 1997 | 31 | 2,005 |
| Journal of the ACM | JACM | ACM | ACM | 1954 | 38 | 1,855 |
| Wireless Networks | | | Springer | 1995 | 26 | 1,584 |
| IEEE Transactions on Components, Packaging and Manufacturing Technology | CPMT | IEEE | IEEE | 1999 | 28 | 1,581 |
| IEEE Transactions on Device and Materials Reliability | T-DMR | IEEE | IEEE | 2001 | 25 | 1,575 |
| Telecommunication Systems | | | Springer | 1993 | 29 | 1,542 |
| Journal of Cryptology | J CRYPTOL | IACR | Springer | 1988 | 29 | 1,235 |
| IEEE Journal of Selected Topics in Quantum Electronics | JSTQE | IEEE | IEEE | 1995 | 47 | 3,971 |
| IEEE Sensors Journal | Sensors | IEEE | IEEE | 2001 | 58 | 2,512 |
| IEEE Transactions on Instrumentation and Measurement | IM | IEEE | IEEE | 1963 | 47 | 2,456 |

Revue Internationale avec Comité de Lecture (RICL) de bon niveau
Domaines SOC2

| | | | | | | |
|---|-----------------------|---------|---------------|------|----|-------|
| Journal of Computer Science and Technology | JCST | | SCI. PRESS | 1986 | 22 | 0,956 |
| Journal of Signal Processing Systems - formerly "Journal of VLSI Signal Processing" | JSPS | | Springer | 1989 | 19 | 0,893 |
| ACM Transactions on Design Automation of Electronic Systems | TODAES | ACM | ACM | 2008 | 18 | 0,85 |
| Journal of Electronic Imaging | JEI | SPIE | SPIE | 1992 | 22 | 0,754 |
| ACM Journal on Emerging Technologies in Computing Systems | JETC | ACM | ACM | 2005 | 19 | 0,705 |
| Journal of Control Engineering and Applied Informatics | CEAI | IFAC | | 1999 | 12 | 0,695 |
| Journal of Electronic Testing: Theory and Application | JETTA | | Springer | 1990 | 15 | 0,647 |
| Analog Integrated Circuits and Signal Processing | AICSP | | Springer | 1991 | 18 | 0,623 |
| Design Automation for Embedded Systems | DAES | | Springer | 1996 | - | 0,516 |
| IET Computers & Digital Techniques | IETCDT | IET | IET | 1994 | 13 | 0,515 |
| ACM Transactions on Reconfigurable Technology and Systems | TRETS | ACM | ACM | 2008 | 14 | 0,5 |
| Journal of Low Power Electronics | JOLPE | | American Scie | 2004 | 10 | 0,38 |
| IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences | IEICE T FUND EI IEICE | | Denshi Jōhō T | 2003 | 16 | 0,226 |
| EURASIP Journal on Embedded Systems | JES | EURASIP | Springer | 2004 | 19 | - |
| IEEE Embedded Systems Letters | ESL | IEEE | IEEE | 2009 | 16 | - |

Autres domaines connexes (liste non exhaustive)

| | | | | | | |
|---|-------|-----|----------|------|----|-------|
| EURASIP Journal on Wireless Communications and Networking | JWCN | | Hindawi | 2004 | 39 | 1,529 |
| IET Signal Processing | IETSP | IET | IET | 2007 | 20 | 1,298 |
| Annals of Telecommunications | | | Springer | 2002 | 16 | 1,412 |
| Mobile Information Systems | | | Hindawi | 2006 | 16 | 0,849 |
| Information Processing Letters | IPL | | Elsevier | 1971 | 22 | 0,748 |

Reuves non classées (impact faible ou revues récentes)**Domaines SOC2**

| | | | | | |
|--|--------|--------------|--------|------|-------|
| International Journal of Electrical and Electronic Engineering | IJEE | WASET | 2007 | - | - |
| International Journal of Embedded Systems | IJES | Inderscience | 2005 | 8 | - |
| International Journal of Reconfigurable Computing | IJRC | Hindawi | 2007 | 12 | - |
| International Journal of High Performance Systems Architecture | IJHPSA | Inderscience | 2007 | - | - |
| Journal of Computers | JCP | Academy Publ | 2006 | - | - |
| Journal of Cryptographic Engineering | JCEN | Springer | 2011 | 18 | - |
| Journal of Integrated Circuits and Systems | JICS | SBC | 2004 | - | - |
| Revue de l'Electricité et de l'Electronique | REE | SEE | 1995 | 4 | - |
| Technique et Science Informatiques | RTSI | Hermes | 2001 | 6 | - |
| Traitement du Signal | TS | GRETSI | Hermes | 1984 | - |
| Transactions on Systems, Signals and Devices | TSSD | Verlag | 2006 | - | 0,028 |
| VLSI Design | | Hindawi | 1993 | 10 | - |
| IACR Transactions on Cryptographic Hardware and Embedded Systems | TCHES | | | - | - |
| Leibniz Transactions on Embedded Systems | LITES | Schloss | 2014 | - | - |
| IEEE Transactions on Signal and Information Processing over Networks | | IEEE | IEEE | - | - |

Sources

Google scholar metrics: http://scholar.google.com/citations?view_op=search_venues&vq=iet&hl=en

SJR: <http://www.scimagojr.com/journalsearch.php>

ISI Web of Knowledge: <http://admin-apps.webofknowledge.com/JCR/JCR?PointOfEntry=Home&SID=V10BGeHa7c9@9kmmoFL>

| Intitulé Complet | Sigle | Société savante | Editeur | Ancienneté | Nb particip. | h5-index | Sélectivité |
|---|------------|-----------------|---------|------------|--------------|----------|--------------|
| Conférences rang A+ | | | | | | | |
| Domaines SOC2 | | | | | | | |
| IEEE/ACM Design Automation Conference | DAC | IEEE/ACM | IEEE | 1964 | 5000 | 48 | 21% |
| IEEE/ACM Design, Automation and Test in Europe Conference | DATE | IEEE/ACM | IEEE | 1998 | 1500 | 41 | 24% (2017) |
| IEEE/ACM International Conference on Computer Aided Design | ICCAD | IEEE/ACM | IEEE | 1982 | 700 | 29 | 25% (2014) |
| ACM/SIGDA International Symposium on Field-Programmable Gate Arrays | FPGA | ACM | ACM | 1993 | 100 | 24 | 20% |
| IEEE International Test Conference | ITC | IEEE | IEEE | 1970 | 1000 | 18 | 25% |
| IEEE International Parallel & Distributed Processing Symposium | IPDPS | IEEE | IEEE | 1987 | 300 | 43 | 24% (2010) |
| IEEE International Solid State Circuits Conference | ISSCC | IEEE | IEEE | 1954 | 3500 | 60 | 36% |
| ACM/IEEE International Symposium on Computer Architecture | ISCA | ACM/IEEE | ACM | 1973 | 600 | 54 | 14.3% (2008) |
| IEEE/ACM International Symposium on Microarchitecture | MICRO | ACM | ACM | 1969 | 213 | 41 | 21% (2007) |
| IEEE International Symposium on High Performance Computer Architecture | HPCA | IEEE | IEEE | 1995 | 200 | 46 | 19% (2008) |
| IEEE Real-Time Systems Symposium | RTSS | IEEE | IEEE | 1980 | | 22 | 22.5% (2013) |
| Autres domaines connexes (liste non exhaustive) | | | | | | | |
| Usenix Annual Technical Conference | USENIX | USENIX | USENIX | 1992 | 250 | 41 | 16.3% (2010) |
| European Conference on Computer Systems | EuroSys | ACM | ACM | 2006 | | 41 | 16.1% (2011) |
| IEEE Symposium on Security and Privacy | S&P | IEEE | IEEE | 2001 | 276 | 68 | 11,3% |
| International Conference on Measurement and Modeling of Computer Systems | SIGMETRICS | ACM | ACM | 1999 | | 40 | 14.7 (2011) |
| IEEE/IFIP International Conference on Dependable Systems and Networks | DSN | IEEE/IFIP | IEEE | 1970 | 250 | 32 | 21% |
| International Cryptology Conference | CRYPTO | IACR | | 1981 | 393 | 53 | 17,6% |
| Annual International Conference on the Theory and Applications of Cryptographic Techniques | EUROCRYPT | IACR | | 1982 | 392 | - | 18,6% |
| IEEE Nuclear and Space Radiation Effects Conference | NSREC | IEEE | IEEE | 1963 | 500 | - | 18% |
| ACM International Conference on Architectural Support for Programming Languages and Operating Systems | ASPLOS | ACM | ACM | 1996 | | 50 | 20 % |
| ACM SIGPLAN Conference on Programming Language Design and Implementation | PLDI | ACM | ACM | 1982 | | 50 | 16% (2016) |

Conférences rang A

Domaines SOC2

| | | | | | | | |
|--|-------------|-----------|----------------|------|------------|----|---------------------------|
| IEEE International Conference on Computer Design | ICCD | IEEE | IEEE | 1983 | 100 | 22 | 30% |
| IEEE Int. Conf. on Application-specific Systems, Architectures and Processors | ASAP | IEEE | IEEE | 1990 | | 15 | 26% (2010) |
| International Conference on Compilers Architecture and Synthesis for Embedded Systems | CASES | IEEE/ACM | ACM | 1998 | | 14 | 43% (2009) |
| IEEE Symposium on Computer Arithmetic | ARITH | IEEE | IEEE | 1969 | | - | 30% |
| Workshop on Cryptographic Hardware and Embedded Systems | CHES | IACR | LNCS | 1999 | 260 | 32 | 27,8% |
| IEEE Real-Time and Embedded Technology and Application Symposium | RTAS | IEEE | IEEE | 1995 | | 25 | 27% (2016) |
| Euromicro Conference on Real-Time Systems | ECRTS | Euromicro | Dagstuhl Publ. | | | 27 | 24% (2010) |
| International Symposium on Code Generation and Optimization | CGO | IEEE | IEEE | | | 27 | 23 % (2010) |
| ACM International Conference on Supercomputing | ICS | ACM | ACM | | | 26 | 24% (2016) |
| International Conference on High-Performance and Embedded Architectures and Compilers | HIPEAC | ACM | ACM | 2006 | | - | 25% (2010) |
| IEEE/ACM/IFIP Int. Conf. on Hardware-Software Codesign and System Synthesis | CODES+ISSS | IEEE/ACM | ACM | 2003 | | - | 30% |
| IEEE/ACM International Conference on Embedded Software | EMSOFT | ACM/IEEE | ACM/IEEE | | | 19 | - |
| IEEE/ACM Asia and South Pacific Design Automation Conference | ASP-DAC | IEEE/ACM | IEEE | 1996 | 400 | 27 | 33% |
| ACM/IEEE International Symposium on Network-on-Chip | NOCS | IEEE/ACM | IEEE | 2006 | 150 | 19 | 30% |
| ACM SIGPLAN/SIGBED Conference on Language, Compiler, Tools and Theory for Embedded Systems | LCTES | ACM | ACM | | | - | 31% (2010) |
| Compiler Construction | CC | ACM | ACM | | | - | 28% (2010) |
| Languages and Compilers for Parallel Computing | LCPC | | | | | 11 | - |
| IEEE Symposium on Field Programmable Custom Computing Machines | FCCM | IEEE | IEEE | 1993 | 300 | 22 | 16% full 28% short (2014) |
| International Conference on Field-Programmable Technology | FPT | | IEEE | 2007 | | 17 | 22.3% (2010) |
| International Conference on Field Programmable Logic and Applications | FPL | | IEEE | 1991 | 290 (2014) | 24 | 22% (2014) |
| International Conference on VLSI Design | VLSID | IEEE/ACM | IEEE | 1988 | | 16 | 25% |
| IEEE International Symposium on Quality Electronic Design | ISQED | IEEE | IEEE | 2000 | 150 | 18 | 30% |
| ACM Great Lakes Symposium on VLSI | GLVLSI | ACM | ACM | 1991 | | 13 | 28% full 11% short (2018) |
| IEEE Computer Society Annual Symposium on VLSI | ISVLSI | IEEE | IEEE | 2002 | 136 | 15 | 42% (2014) |
| IEEE International Symposium on Circuits and Systems | ISCAS | IEEE | IEEE | 1968 | 1000 | 28 | 45% |
| IEEE Symposium on VLSI Circuits | VLSIC | IEEE | IEEE | 1987 | 120 | 27 | 30% |
| ACM/IEEE International Symposium on Low Power Electronics and Design | ISLPED | IEEE/ACM | IEEE | 2001 | | 25 | 35% |
| IEEE International Symposium on Asynchronous Circuits and Systems | ASYNC | IEEE | IEEE | 1994 | | 12 | 25% |
| IEEE Symposium on VLSI Technology | - | IEEE | IEEE | | | 32 | - |
| IEEE Radio-Frequency Integrated Circuits Symposium | RFIC | IEEE | IEEE | 1995 | 900 | 24 | 30% |
| IEEE/MTT-S International Microwave Symposium | IMS | IEEE | IEEE | 1957 | 3000 | 28 | 40% |
| European Microwave Integrated Circuits Conference | EUMIC | IEEE | IEEE | 2006 | | 14 | 30% |
| European Solid State Circuits Conference | ESSCIRC | | IEEE | 1975 | 600 | 20 | 30% |
| European Solid State Device Research conference | ESSDERC | | IEEE | 1971 | 600 | 14 | 30% |
| IEEE SENSORS | IEEE SENSOR | IEEE | IEEE | 2002 | 932 (2017) | 17 | 40% |
| EUROSENSORS | EUROSENSORS | | Elsevier | 1987 | 500 | - | 30% papers 72% posters |
| IEEE International Conference on Acoustics, Speech, and Signal Processing | ICASSP | IEEE | IEEE | 1976 | 2000 | 67 | 46% |

| | | | | | | | |
|---|------------|------------|----------|------|------|----|------------|
| IEEE European Test Symposium | ETS | IEEE | IEEE | 1996 | 220 | 13 | 25%/40% |
| IEEE Asian Test Symposium | ATS | IEEE | IEEE | 1992 | 200 | 12 | 30% |
| IEEE VLSI Test Symposium | VTS | IEEE | IEEE | 1982 | 200 | 14 | 40% |
| IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems | DFT | IEEE | IEEE | 1988 | 120 | 12 | - |
| Autres domaines connexes (liste non exhaustive) | | | | | | | |
| IEEE International Conference on Image Processing | ICIP | IEEE | IEEE | 1994 | 3000 | 34 | 45% (2008) |
| International Joint Conference on Neural Network | IJCNN | IEEE/INNS | IEEE | 1991 | | 31 | - |
| Symposium on Operating System Principles | SOSP | ACM/USENIX | ACM | 1992 | | - | - |
| IEEE International Symposium on Modeling, Analysis and Simulation of Computer and Telecommunication | MASCOTS | ACM/IEEE | ACM/IEEE | 1993 | | 19 | 35% (2011) |
| IEEE Global Communications Conference | GLOBECOM | IEEE | IEEE | 1982 | 1500 | 38 | 35% (2010) |
| IEEE International Conference on Communications | ICC | IEEE | IEEE | 1991 | 2000 | 52 | 35% (2009) |
| IEEE Wireless Communications and Networking Conference | WCNC | IEEE | IEEE | 1999 | | 20 | 38% |
| IEEE International Reliability Physics Symposium | IRPS | IEEE | IEEE | 1963 | | 25 | 37% |
| Conference on Radiation Effects on Components and Systems | RADECS | IEEE | Radecs | 1990 | 350 | 8 | 22% |
| International Conference on Biomedical Electronics and Devices | BIODEVICES | INSTICC | Springer | 2008 | | 7 | 38% |
| International Symposium on Symbolic and Algebraic Computation | ISSAC | ACM | ACM | 1988 | | 18 | 30% |
| Euromicro International Conference on Parallel, Distributed, and Network-Based Processing | | | | | | 20 | - |

Conférences rang B

Domaines SOC2

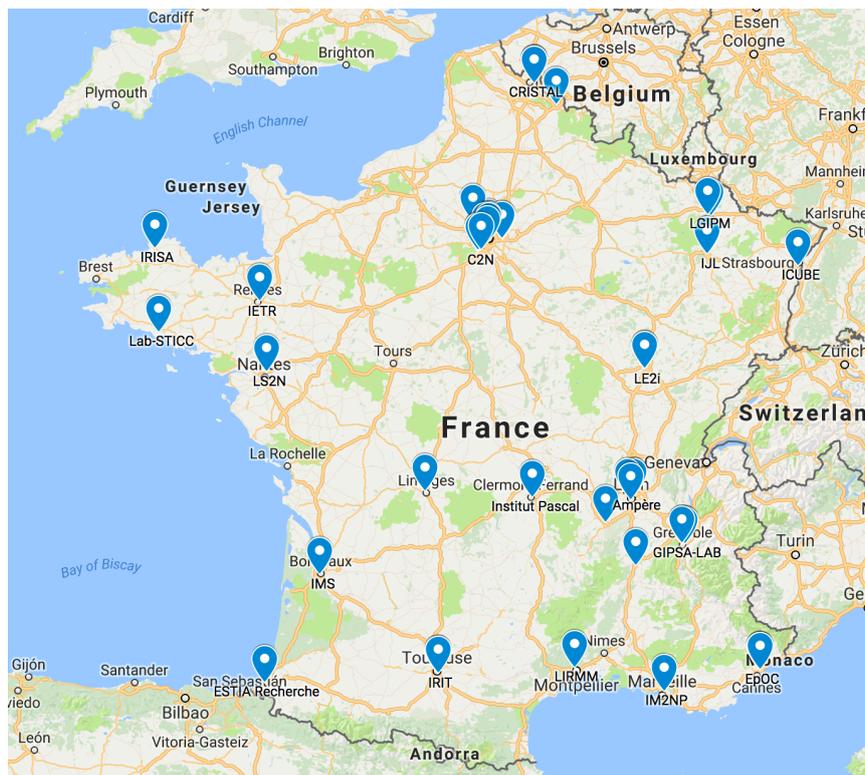
| | | | | | | | |
|--|----------|-----------|----------|-------------|---------|----|---------------------------|
| Euromicro Conference on Digital System Design, Architectures, Methods and Tools | DSD | Euromicro | | 1997 | | 16 | 46% (2015) |
| International Conference on Architecture of Computing Systems | ARCS | | Springer | 1988 | | 15 | - |
| IEEE/IFIP International Symposium on Rapid System Prototyping | RSP | IEEE/ACM | IEEE/ACM | 1990 | | 8 | - |
| International Symposium on Systems, Architectures, Modeling and Simulation | IC-SAMOS | | IEEE | 2006 | | 10 | 36% |
| IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems | DDECS | IEEE | IEEE | 1997 | 130 | 12 | 39%/67% |
| Symposium on Integrated Circuits and System Design | SBCCI | | IEEE | 1988 | 150-250 | 8 | 36% |
| Asilomar Conference on Signals, Systems, and Computers | ACSSC | | | 1997 | 500 | 27 | 41% |
| IEEE International Workshop on Logic & Synthesis | IWLS | IEEE | | 1990 | 60 | - | - |
| International Workshop on Power and Timing Modeling, Optimization and Simulation | PATMOS | | IEEE | 1991 | 100 | 8 | 40% |
| International Symposium on Computer Architecture and High Performance Computing | SBAC PAD | IEEE | IEEE | | | 15 | 35 % (2016) |
| IEEE International Symposium on Industrial Embedded Systems | SIES | IEEE | IEEE | | | 13 | |
| International Symposium on VLSI Design, Automation and Test | VLSI-DAT | | IEEE | 1983 | | 10 | |
| IEEE International Conference on Embedded and Real-Time Computing Systems and Applications | RTCSA | IEEE | IEEE | 1995 | | 15 | - |
| International Conference on Real-Time Networks and Systems | RTNS | - | ACM | | | 15 | 35% |
| IEEE/ACM International Symposium on Nanoscale Architectures | Nanoarch | IEEE/ACM | IEEE | | | 13 | |
| ACM International Conference on Computing Frontiers | CF | ACM | ACM | | | 16 | |
| Reconfigurable Architectures Workshop | RAW | | IEEE | 1994 | | - | - |
| Applied Reconfigurable Computing | ARC | | LNCS | 2005 | | 13 | 32%/64% |
| NASA/ESA Conference on Adaptive Hardware and Systems | AHS | | IEE | 2007 | | 11 | - |
| International Conference on Reconfigurable Computing and FPGAs | RECONFIG | | IEEE | 2005 | | 12 | 40% |
| International Symposium on Reconfigurable Communication-centric Systems-on-Chip | ReCoSoC | | IEEE | 2006 | | 12 | - |
| IEEE Workshop on Signal Processing Systems | SIPS | IEEE | | | 120 | 14 | 53% (2008) |
| IEEE/IFIP Conference on VLSI-SoC | VLSI-SOC | IEEE/IFIP | | 18 édition | 100 | 9 | 28%-50% |
| IEEE International SOC Conference (Formerly ASIC/SOC) | SOCC | IEEE | IEEE | 2003 | 100 | 10 | 44% |
| International Symposium on System-on-Chip | SOC | IEEE | IEEE | | | 8 | - |
| IEEE International New Circuits and Systems Conference | NewCAS | IEEE | IEEE | 2003 | 150 | 12 | 47% (2016) |
| IEEE International Conference on Microelectronics | ICM | IEEE | IEEE | 1988 | 120 | 10 | 50% (2015) |
| Conference on Design and Architectures for Signal and Image Processing | DASIP | IEEE | ECSI | | | - | 68% (2010) 44%/68% (2013) |
| International Conference on Embedded Software and Systems | ICESS | IEEE | IEEE | 8 éditions | | 9 | - |
| European Signal Processing Conference | EUSIPCO | EURASIP | | | 600 | - | 60% |
| IEEE International Midwest Symposium on Circuits and Systems | MWCAS | IEEE | IEEE | 1959 | 300 | 12 | 68% |
| IEEE International Conference on Electronics, Circuits and Systems | ICECS | IEEE | IEEE | 1994 | 300-500 | 14 | 72% |
| IEEE International Conference on Computer and Information Technology | CIT | IEEE | IEEE | 11 éditions | | 13 | - |
| IEEE International Conference on IC Design and Technology | ICICDT | IEEE | IEEE | 2004 | | - | - |
| International Instrumentation and Measurement Technology Conference | IMTC | IEEE | IEEE | 1984 | | 15 | - |

| | | | | | | | |
|--|------------|----------------------|-----------------------------|-------------|-----|----|------------|
| IEEE Workshop on Signal Propagation on Interconnects | SPI | IEEE | IEEE | | 100 | 8 | 40% |
| System level Interconnect Prediction | SLIP | IEEE | IEEE | 1999 | | - | 60% |
| Electrical Overstress/Electrostatic Discharge Symposium | EOS/ESD | | | 34 édition | 300 | - | - |
| IEEE International Symposium on Hardware-Oriented Security and Trust | HOST | IEEE | IEEE | 2008 | | - | - |
| Smart Card Research and Advanced Application Conference | CARDIS | | | | | - | - |
| IEEE International Workshop on Information Forensics and Security | WIFS | IEEE | IEEE | | | 8 | - |
| IFIP International Conference on New Technologies, Mobility and Security | NTMS | IEEE | IEEE | 2007 | | - | - |
| Constructive Side Channel Analysis and Secure Design | COSADE | Springer | | | | - | - |
| IEEE Technologies for Homeland Security | HST | IEEE | IEEE | 2007 | | 11 | - |
| Forum on Design Languages | FDL | IEEE/CEDA | ECSI | | | - | - |
| IEEE International Conference on Design & Technology of Integrated Systems | DTIS | IEEE | IEEE | 2005 | 80 | 8 | 34% (2018) |
| International Design and Test Workshop | IDT | | IEEE | 2006 | 70 | 6 | - |
| European Symposium on Reliability of Electron Devices | ESREF | | | | | - | - |
| IEEE International Conference on Microelectronic Test Structures | ICMTS | | | | | 8 | - |
| International Mixed-Signal Testing Workshop | IMSTW | | IEEE | 1996 | | - | - |
| IEEE International On-Line Testing Symposium | IOLTS | IEEE | IEEE | 1995 | 100 | 13 | 59%/83% |
| IEEE International Workshop on Memory Technology, Design, and Testing | MTDT | IEEE | IEEE | | | - | - |
| IEEE International High Level Design Validation and Test Workshop | HLDVT | IEEE | IEEE | | | 8 | - |
| IEEE International Symposium on Workload Characterization | IISWC | IEEE | IEEE | 7 éditions | | 16 | 34% (2008) |
| IEEE Biomedical Circuits and Systems Conference | BioCAS | IEEE | IEEE | 2005 | | 13 | 40% |
| Radio and Wireless Week | RWW | | IEEE | | | - | 65% |
| International Wireless Symposium and Exhibition | IWS | | IEEE | | | - | - |
| ACM/IEEE International Workshop on Timing Issues in the Specification and Synthesis of Digital Systems | TAU | IEEE/ACM | IEEE | | | - | - |
| Autres domaines connexes (liste non exhaustive) | | | | | | | |
| East European Conference on Advances in Databases and Information Systems | ADBIS | Springer | Springer | | | 7 | - |
| International Conference on Management of Data | COMAD | computer Sc of India | | 17 éditions | | 38 | 16% |
| International Workshop on Flash-based Database Systems | FlashDB | | | 2 éditions | | - | - |
| Asia-Pacific Workshop on Systems | ApSys | ACM/Usenix | ACM/Usenix | 2 éditions | | - | - |
| Workshop on Programming Languages and Operating Systems | PLOS | ACM | ACM | 6 éditions | | - | - |
| International Workshop on Data Management on New Hardware | DaMoN | ACM | ACM | 6 éditions | | - | - |
| Parallel Data Storage Workshop | PDSI | IEEE/ACM | IEEE/ACM | 6 éditions | | - | 45% (2011) |
| IEEE Vehicular Technology Conference | VTC | IEEE | IEEE | | | 32 | 40% |
| IEEE International Symposium on Personal and Indoor Mobile Radio Conference | PIMRC | IEEE | IEEE | | | | 43% |
| International Conference on Sensor Technologies and Applications | SensorComm | ARIA | | 6 éditions | | | 30% |
| IEEE EMBS Neural Engineering Conference | NEC | IEEE | IEEE | 2007 | | | |
| International Conference on Application of Concurrency to System Design | ACSD | | CEUR-WS.org | | | 12 | |
| International Conference on Formal Engineering Method | ICFEM | IEEE | Springer | | | 15 | 42% (2015) |

| Conférences non classées | | | | | | | |
|--|---------------|------|------|----------------------|-----|----|------------|
| Design, Test, Integration & Packaging of MEMS/MOEMS | DTIP | | IEEE | 1998 | ?? | 6 | |
| Radio and Wireless Symposium | RWS | IEEE | IEEE | 1998 (ancien RAWCON) | | | 63% |
| RF&Microwave Power Amplifier Wireless and Radio Applications | PAWR | IEEE | IEEE | 2008 | | | 64% |
| European Microwave Conference | EuMC | | | | | 17 | |
| European Conference on Circuit Theory and Design | ECCTD | | | 1973 | 400 | | 73% |
| International Conference Mixed Design of Integrated Circuits and Systems - | <i>Mixdes</i> | IEEE | | 1994 | | | |
| IEEE Int. Conf. on Sensors, Circuits and Instrumentation Systems | SSD | IEEE | | | | | |
| IEEE International Conference on Industrial Technology | ICIT | IEEE | | 1994 | | | |
| Southern Programmable Logic Conference | SPL | | IEEE | 2006 | | 7 | |
| Conference on Design of Circuits and Integrated Systems | DCIS | | IEEE | 1986 | ??? | - | |
| Engineering of Reconfigurable Systems and Algorithms | ERSA | | | | | | |
| IEEE Latin-American Test Symposium | LATS | IEEE | IEEE | 2000 | 80 | 9 | 75% |
| IEEE Faible Tension Faible Consommation | FTFC | IEEE | IEEE | 2002 | 60 | 9 | 60% (2012) |
| IEEE East-West Design & Test Symposium | EWDTs | IEEE | IEEE | 2003 | | 11 | 75% |
| Workshop on Dependable and Secure Nanocomputing | WDSN | | | | | | |
| IEEE Int. Conf. on Ph.D. Research in Microelectronics and Electronics | PRIME | IEEE | | 2004 | 160 | 4 | 75% |
| Workshop on Tamper-Resistant Architectures and Cryptographic Devices | TRACD | | | | | | |

4.6. Membres du GdR

Le GdR SOC² regroupe 47 laboratoires en France, principalement des UMR CNRS, et plus de 600 permanents (membres d'UMR ou EA INSIS et INS2I - chercheurs CNRS sections 7 et 8, enseignants-chercheurs sections 27, 61 et 63 du CNU, enseignants-chercheurs rattachés à des écoles d'ingénieur privées, membres des EPI-INRIA).



Ampère

Référent : Christian Martin (christian.martin@univ-lyon1.fr)

Adresse : 20 avenue Albert Einstein, Villeurbanne

Site : www.ampere-lab.fr

C2N - Centre de Nanosciences et de Nanotechnologies

Référent : Jacques Olivier Klein (Jacques-Olivier.Klein@u-psud.fr)

Adresse : rue André Ampère, Orsay

Site : www.c2n.universite-paris-saclay.fr

CEDRIC - Centre d'études et de recherche en informatique du CNAM

Référent : Samuel Garcia (samuel.garcia@cnam.fr)

Adresse : 2 rue Conté, Paris

Site : cedric.cnam.fr

CITI - Centre of Innovation in Telecommunication and Integration of service

Référent : Guillaume Villemaud (guillaume.villemaud@insa-lyon.fr)

Adresse : 6 avenue des arts, Villeurbanne

Site : www.citi-lab.fr

CRISTAL - Centre de Recherche en Informatique, Signal et Automatique de Lille

Référent : Julien Forget (julien.forget@polytech-lille.fr)

Adresse : avenue Carl Gauss, Villeneuve D'Ascq

Site : www.cristal.univ-lille.fr

EpOC

Référent : Gilles Jacquemod (Gilles.Jacquemod@polytech.unice.fr)

Adresse : 930 route des Colles, Biot

Site : epoc.unice.fr

ESTIA Recherche - Equipe de Recherche de l'ESTIA

Référent : Guillaume Terrasson (g.terrasson@estia.fr)

Adresse : 92 allée Théodore Monod, Bidard

Site : www.estia.fr/recherche/organisation-de-lequipe-de-recherche.html

ESYCOM - Électronique, SYstèmes de Communication & Microsystèmes

Référent : Geneviève Baudoin (genevieve.baudoin@esiee.fr)

Adresse : 5 boulevard Descartes, Champs sur marne

Site : esycom.u-pem.fr

ETIS - Equipes du Traitement des Informations et Systèmes

Référent : Olivier Romain (olivier.romain@ensea.fr)

Adresse : 6 avenue du Ponceau, Cergy-Pontoise

Site : www-etis.ensea.fr

FEMTO-ST - Franche-Comté Electronique, Mécanique, Thermique et Optique - Sciences et Technologies

Référent : Philippe Canalda (philippe.canalda@femto-st.fr)

Adresse : 1, Cours Louis Leprince-Ringuet, Montbéliard

Site : www.femto-st.fr

GeePs - Génie électrique et électronique de Paris

Référent : Pietro Maris (Pietro.Marisferreira@centralesupelec.fr)

Adresse : 11, rue Joliot Curie, Gif sur Yvette

Site : www.lgep.supelec.fr

GIPSA-LAB - Grenoble Images Parole Signal Automatique Laboratoire

Référent : Dominique Houzet (dominique.houzet@gipsa-lab.grenoble-inp.fr)

Adresse : 11 rue des Mathématiques, Saint Martin d'Hères

Site : www.gipsa-lab.grenoble-inp.fr

I3S - Laboratoire d'Informatique, Signaux et Systèmes de Sophia Antipolis

Référent : Sid Touati (Sid.Touati@unice.fr)

Adresse : 2000 Route des Lucioles , Sophia-Antipolis

Site : www.i3s.unice.fr

ICube - Laboratoire des sciences de l'Ingénieur de l'Informatique et de l'Imagerie

Référent : Luc Hébrard (luc.hebrard@unistra.fr)

Adresse : 300 bd Sébastien Brant, Illkirch

Site : icube.unistra.fr

IEMN - Institut d'Électronique, de Microélectronique et de Nanotechnologies

Référent : Antoine Frappé (antoine.frappe@isen.fr)

Adresse : avenue Poincaré, Villeneuve d'Ascq

Site : www.iemn.fr

IETR - Institut d'Electronique et de Télécommunications de Rennes

Référent : Sébastien Pillement (Sebastien.Pillement@univ-nantes.fr)

Adresse : 263 av. Général Leclerc, Rennes

Site : www.ietr.fr

IJL - Institut Jean Lamour

Référent : Hassan Rabah (hassan.rabah@univ-lorraine.fr)

Adresse : rue du jardin botanique, Vandoeuvre les Nancy

Site : ijl.univ-lorraine.fr

IM2NP - Institut Matériaux Microélectronique Nanosciences De Provence

Référent : Hervé Barthélemy (herve.barthelemy@im2np.fr)

Adresse : Avenue Escadrille Normandie Niemen, Marseille

Site : www.im2np.fr

IMEP-LAHC

Référent : Mireille Mouis (mouis@minatec.inpg.fr)

Adresse : 3 Parvis Louis Néel – CS 50257, Grenoble

Site : imep-lahc.grenoble-inp.fr

IMS - Institut des Matériaux aux Systèmes

Référent : Cristell Maneux (Cristell.Maneux@ims-bordeaux.fr)

Adresse : 351 Cours de la libération, Talence

Site : www.ims-bordeaux.fr

INL - Institut des Nanotechnologies de Lyon

Référent : Ian O'Connor (ian.oconnor@ec-lyon.fr)

Adresse : 36 avenue Guy de Collongue, Ecully

Site : inl.cnrs.fr

Institut Pascal - Institut Pascal

Référent : François Berry (francois.berry@univ-bpclermont.fr)
Adresse : 4 Impasse Blaise Pascal, Aubière
Site : ip.univ-bpclermont.fr

IRCICA - Institut de recherche sur les composants logiciels et matériels pour l'information et la communication avancée de Lille
Référent : Nathalie Rolland (nathalie.rolland@iemn.univ-lille1.fr)
Adresse : 50 Avenue du Halley, Villeneuve-d'Ascq
Site : www.ircica.univ-lille1.fr

IRISA - Institut de recherche en informatique et systèmes aléatoires
Référent : Olivier Sentieys (olivier.sentieys@irisa.fr)
Adresse : 6 rue de Kerampont, Lannion
Site : team.inria.fr/cairn/

IRIT - Institut de Recherche en Informatique de Toulouse
Référent : Christin Rochange (christine.rochange@irit.fr)
Adresse : 118 Route de Narbonne, Toulouse
Site : www.irit.fr

LAAS - Laboratoire d'analyse et d'architecture des systèmes
Référent : Daniel Dragomirescu (daniela@laas.fr)
Adresse : 7 avenue du Colonel Roche, Toulouse
Site : www.laas.fr

Lab-STICC - Laboratoire des Sciences et Techniques de l'Information, de la Communication et de la Connaissance
Référent : Guy Gogniat (guy.gogniat@univ-ubs.fr)
Adresse : Rue de Saint-Maudé, Lorient
Site : www.labsticc.fr

LAHC - Laboratoire Hubert Curien
Référent : Lilian Bossuet (lilian.bossuet@univ-st-etienne.fr)
Adresse : 18 Rue du Professeur Benoît Lauras, Saint Etienne
Site : laboratoirehubertcurien.fr

LAMIH - Laboratoire d'Automatique, de Mécanique et d'informatique Industrielles et Humaines
Référent : Smail Niar (smail.niar@univ-valenciennes.fr)
Adresse : Val Mont Houy, Famars
Site : www.univ-valenciennes.fr/LAMIH

LCIS - Laboratoire de Conception et d'Intégration des Systèmes
Référent : Vincent Berouille (vincent.berouille@grenoble-inp.fr)
Adresse : 50 rue Barthélémy de Laffemas, Valence
Site : lcis.grenoble-inp.fr/le-laboratoire/

LCOMS - Laboratoire de Conception, Optimisation et Modélisation des Systèmes

Référent : Camel Tanougast (camel.tanougast@univ-lorraine.fr)

Adresse : 7 rue Marconi, Metz

Site : lcoms.univ-lorraine.fr

LE2i - Laboratoire d'Electronique, Informatique et Image

Référent : Dominique Ginhac (dom@le2i.cnrs.fr)

Adresse : allée Alain Savary, Dijon

Site : le2i.cnrs.fr

LEAD - Laboratoire d'Etude de l'Apprentissage et du Développement

Référent : Michel Paindavoine (paindav@u-bourgogne.fr)

Adresse : 11 Esplanade Erasme, Dijon

Site : leadserv.u-bourgogne.fr

LEAT - Laboratoire d'Electronique, Antennes et Télécommunications

Référent : Cécile Belleudy (Cecile.BELLEUDY@unice.fr)

Adresse : 930 route des Colles, Biot

Site : leat.unice.fr

LGIPM - Laboratoire de Génie Industriel, de Production et de Maintenance

Référent : Fabrice Monteiro (fabrice.monteiro@univ-lorraine.fr)

Adresse : Ile du Saulcy, Metz

Site : lgipm.univ-lorraine.fr

LIGM - Laboratoire d'Informatique Gaspard-Monge

Référent : Laurent George (laurent.george@esiee.fr)

Adresse : 5 boulevard Descartes, Champs sur marne

Site : ligm.u-pem.fr

LIP6 - Laboratoire d'Informatique de Paris 6

Référent : Marie Minerve Louerat (Marie-Minerve.Louerat@lip6.fr)

Adresse : 4 place Jussieu, Paris

Site : www.lip6.fr

LIRIS - Laboratoire d'InfoRmatique en Image et Systèmes d'information

Référent : Mohand-Saïd Hacid (mohand-said.hacid@univ-lyon1.fr)

Adresse : 43 bd du 11 novembre 1918, Villeurbanne

Site : liris.cnrs.fr

LIRMM - Laboratoire d'Informatique, de Robotique et de Microélectronique de Montpellier

Référent : Patrick Girard (girard@lirmm.fr)

Adresse : 161, rue Ada, Montpellier

Site : www.lirmm.fr

LISITE - Laboratoire d'Informatique, Signal, Image, Télécommunication et Électronique

Référent : Amara Amara (amara.amara@isep.fr)
Adresse : 10 rue de Vanves, Issy-les-Moulineaux
Site : lisite.isep.fr

LORIA - Laboratoire Lorrain de Recherche en Informatique et ses Applications
Référent : Ye-Qiong Song (ye-qiong.song@loria.fr)
Adresse : 615 rue du Jardin Botanique, Villers-lès-Nancy
Site : www.loria.fr

LS2N - Laboratoire des Sciences du Numérique de Nantes
Référent : Sébastien Faucou (sebastien.faucou@univ-nantes.fr)
Adresse : 2 chemin de la Houssinière, Nantes
Site : ls2n.fr

LTCI - Laboratoire Traitement et Communication de l'Information
Référent : Patricia Desgreys (patricia.desgreys@telecom-paristech.fr)
Adresse : 46 rue Barrault, Paris
Site : www.ltc.telecom-paristech.fr

SATIE - Systèmes et Applications des Technologies de l'Information et de l'Energie
Référent : Stéphane Serfaty (stephane.serfaty@u-cergy.fr)
Adresse : 61 avenue du Président Wilson, Cachan
Site :

TIMA - Techniques de l'Informatique et de la Microélectronique pour l'Architecture des systèmes intégrés
Référent : Frédéric Pétrot (Frederic.Petrot@imag.fr)
Adresse : 46 avenue Félix Viallet, Grenoble
Site : tima.imag.fr

U2IS - Unité d'Informatique et d'Ingénierie des Systèmes
Référent : Omar Hammami (Omar.Hammami@ensta-paristech.fr)
Adresse : 828, Boulevard des Maréchaux, Palaiseau
Site : u2is.ensta-paristech.fr

Verimag
Référent : Claire Maiza (claire.maiza@univ-grenoble-alpes.fr)
Adresse : 700 avenue Centrale, St Martin d'Hères
Site : www-verimag.imag.fr

XLIM
Référent : Christelle Aupetit-Berthelemot (christelle.aupetit-berthelemot@xlim.fr)
Adresse : 123 avenu Albert Thomas, Limoges
Site : www.xlim.fr